

Новая интегральная система на кристалле onsemi

для диапазона частот 27–1050 МГц

Весной 2021 года американский концерн onsemi выпустил в массовую продажу новую интегральную сборку АХМ0F343, которая представляет собой оптимальный вариант активной части интеллектуального мобильного устройства FDD LP, предназначенного для работы в узкополосных сетях малого радиуса действия, соответствующих стандарту IEEE 802.4.15g. Для заказа доступны две модели однокристальной сборки — АХМ0F343-256-1-TX40 и АХМ0F343-64-1-TX40, с памятью 256 и 64 кбайт соответственно.

Для проектирования новых устройств onsemi выпускает два варианта отладочного комплекта — АХМ0F343-256-915-1-GEVK для диапазона 915 МГц и АХМ0F343-256-868-1-GEVK для диапазона 868 МГц.

Виктор Алексеев, к. ф.-м. н.

Сборка на кристалле АХМ0F343 как базовая часть интеллектуальных мобильных устройств

К устройствам, предназначенным для использования в проектах M2M и IoT, предъявляется ряд специальных требований. Наиболее важные из них — минимальное энергопотребление при оптимальной функциональности и минимальная стоимость обслуживания. Устройства подобного типа, использующие автономное батарейное питание, должны обеспечивать работу без замены батареи в течение нескольких лет. Кроме того, большое значение имеют и другие факторы, например, такие как объем и периодичность передаваемой информации, скорость передачи, радиус действия сети, топология, дуплекс или симплекс, количество устройств в сети, сетевая инфраструктура

в данном регионе, совокупная стоимость самого устройства и его обслуживания, сложность монтажа и эксплуатации и другие.

В настоящее время одно из направлений развития таких приложений, как M2M, IoT, Smart Home, Smart Cities, IoT SIM card, IoT Smart animals, связано с развитием беспроводных локальных энергоэффективных сетей Low Power Local Area Network. Эти технологии все чаще можно видеть в реальной жизни, например в уличном освещении и светофорах; в прокате велосипедов и самокатов; в счетчиках расхода воды, газа и электричества, промышленных автоматизированных конвейерных линиях; в торговых автоматах и другом оборудовании. Особое внимание пользователей привлекают сети нелицензионного диапазона частот, за использование которых нет необходимости платить.



Рис. 1. Устройства 802.15.4g оптимальны для использования в проектах Smart City [3]

На территории РФ в нелицензированном ISM-диапазоне устройства малого радиуса действия могут работать в полосах 433/868 МГц без оформления специального разрешения ГКРЧ при условии соблюдения требований по соответствию технических характеристик [1].

Американский концерн onsemi весной 2021 года выпустил в массовую продажу новую интегральную сборку (SoC) AXM0F343, которая содержит на одном кристалле трансивер (narrow-band), процессор ARM Cortex-M0 и память флэш/ОЗУ [2].

Система на кристалле AXM0F343 предназначена для работы в диапазоне частот 27–1050 МГц. На физическом уровне модели OSI новый интеллектуальный однокристалльный трансивер AXM0F343 соответствует стандарту IEEE 802.15.4g

Стандарт 802.15.4g, разработанный специально для интеллектуальных датчиков, описывает уровень Physical Layer (PHY) Specifications for Low-Data-Rate, Wireless, Smart Metering Utility Networks. Этот стандарт определяет подуровень интерфейса верхнего уровня (ULI) на уровне 2 (L2) между уровнем 3 (L3) и подуровнем управления доступом к среде (MAC) IEEE 802.15.4 [2]. На базе IEEE 802.15.4g разработаны комплекты прикладных утилит для «умного дома», которые обеспечивают совместимость работы в одной сети оборудования, спроектированного различными производителями. Кроме того, технологии 802.15.4g имеют повышенный уровень безопасности, позволяющий использовать их в системах контроля освещения и доступа в особо важных структурах и на объектах специального назначения (рис. 1).

Радиус действия мобильных устройств технологии 802.15.4 зависит от мощности передатчика, а также от среды распространения сигнала. Так, например, SubGHz-устройства с мощностью 0 дБм (1 мВт) могут передавать данные на расстояние порядка 100 м. Более мощные устройства этого диапазона (>10 мВт) имеют радиус действия на открытом воздухе в зоне прямой видимости около 1000 м.

В стандарте 802.15.4 рассматриваются два типа устройств различной сложности. Полностью функциональное устройство (FFD — Full Function Device) принимает и передает данные, в том числе и чужие, по цепочке. Устройство с ограниченным набором функций (RFD — Reduced Function Device) — это самый простой тип, который может только переговариваться с координирующим устройством. Любая сеть должна иметь по крайней мере один FFD, работающий как координатор сети. Стандарт 802.15.4 не определяет другие, более высокие слои и совместимость промежуточных слоев. Таким образом, разработчики получают полную свободу при проектировании новых устройств, предназначенных для сетей этого стандарта.

Однокристалльная сборка AXM0F343 может работать в режиме глубокого сна с токами потребления <1 мА (timer wakeup) или 230 нА (GPIO wakeup). Функция пробуждения по радиоканалу позволяет устройству максимально долго и часто находиться в режиме максимального энергосбережения.

Кроме перечисленных блоков, однокристалльная сборка AXM0F343 имеет внешние интерфейсы и периферийное оборудование,

в том числе I²C, 2UART, SPI, встроенный 12-битный АЦП, 19 пользовательских выводов; контроллер питания. Эта модель поддерживает скорости передачи данных 0,1–125 кбит/с.

Однокристалльная сборка оснащена таймером Systick, тремя 16-битными таймерами общего назначения, 32-битным тактовым таймером и 32-битным сторожевым таймером. Также есть четыре блока захвата и сравнения ШИМ. Встроенное аппаратное ускорение поддерживается для AES, CRC и TRNG. Помимо мощного ядра, микроконтроллер AXM0F343 обладает широкими функциональными возможностями для работы с аналоговыми сигналами. Программируемый управляющий процессор ARM Cortex-M0 позволяет использовать различные протоколы верхнего уровня, как нелицензированные, так и платные проприетарные. Кроме того, ПО этой однокристалльной сборки предоставляет возможность использования общего аппаратного дизайна для продуктов с различным загруженным программным обеспечением.

Для программирования и настройки параметров интегральной сборки фирма onsemi выпускает специальный отладочный комплект.

Габаритные размеры AXM0F343 — 5×7 мм, конструктив — QFN40. Внешний вид AXM0F343 показан на рис. 2.

В целом новая однокристалльная сборка AXM0F343 представляет собой оптимальный вариант активной части интеллектуального мобильного устройства FDD LP, предназначенного для работы в узкополосных сетях малого радиуса действия. Следует, однако, отметить, что в настоящее время эта модель не имеет встроенного стека с поддержкой верхних уровней 802.15.4, аналогичных, например, программному обеспечению TI 802.15.4.

В настоящее время для заказа доступны две модели однокристалльной сборки — AXM0F343-256-1-TX40 и AXM0F343-64-1-TX40, с памятью Flash 256/RAM32 кбайт и Flash 64/RAM 8 кбайт соответственно. Обе модели имеют одинаковые характеристики, габаритные размеры, корпус и количество выводов. Различие заключается только в объеме памяти и цене.

Технические характеристики отдельных блоков однокристалльной сборки AXM0F343

Беспроводная программно-аппаратная платформа AXM0F343 содержит на одном кристалле три основных блока:

- конфигурируемый в широких пределах приемопередатчик со сверхмалым энергопотреблением Narrow-Band Sub-GHz AX5043;
- процессор Arm Cortex-M0+;
- память 256 кбайт флэш 32 кбайт ОЗУ (или 32 Flash/8 RAM).

Трансивер AX5043

Трансивер AX5043 хорошо зарекомендовал себя в качестве отдельной микросхемы NB приемопередатчика, предназначенной для работы совместно с внешним управляющим микроконтроллером и проприетарными протоколами. Структурная схема приемопередающей части однокристалльной сборки

AXM0F343, содержащей трансивер AX5043 и обвязку, показана на рис. 3.

Трансивер AX5043 удовлетворяет требованиям, предъявляемым к устройствам стандарта IEEE 802.15.4g. Термин Narrow band для беспроводных сетей M-Bus определяет устройства с шириной канала ≤ 25 кГц и отклонением от центральной частоты в диапазоне 25/60 ppm [5].

Встроенный синтезатор частот на базе генератора, управляемого напряжением (ГУН), обеспечивает работу на частотах нелицензируемого диапазона ISM: 433, 868 и 915 МГц. Кроме того, при использовании внешнего ГУН может быть реализована работа во всем диапазоне частот 27–1050 МГц.

Трансивер AX5043 поддерживает различные типы модуляции: FSK, MSK, 4-FSK, GFSK, GMSK, AFSK, ASK, FM, PSK. В режиме передачи AX5043 использует дифференциальный усилитель, способный развивать выходную мощность до 16 дБм (40 мВт).

Чувствительность трансивера, в зависимости от режимов работы, может достигать значения –137 дБм при токе потребления <10 мА. Эти показатели — одни из лучших для аналогичных устройств данного класса.

Радиочастотные входной и выходной каскады (ANTP/ANTN/ANTP1) могут быть задействованы в двух основных режимах:

- RX и TX используют дифференциальные контакты ANTP и ANTН. Выбор режима RX или TX осуществляется автоматически с помощью встроенного радиочастотного переключателя. Этот режим рекомендуется для максимальной выходной мощности (16 дБм), максимальной чувствительности и для прямого подключения к дипольным антеннам;
- RX использует выводы дифференциальной антенны ANTP и ANTН, а TX — несимметричный антенный вывод ANTP1. Переключение RX/TX осуществляется по внешней команде. Этот режим рекомендуется для низких выходных мощностей (до 13 дБм) при высоком КПД.

Когда активирована функция разнесения антенн, радиоконтроллер периодически проверяет обе антенны и выбирает антенну с наивысшим уровнем сигнала. Радиоконтроллер может быть запрограммирован так, чтобы периодически записывать оба значения RSSI в FIFO. Режим разнесения антенн полностью автоматический.

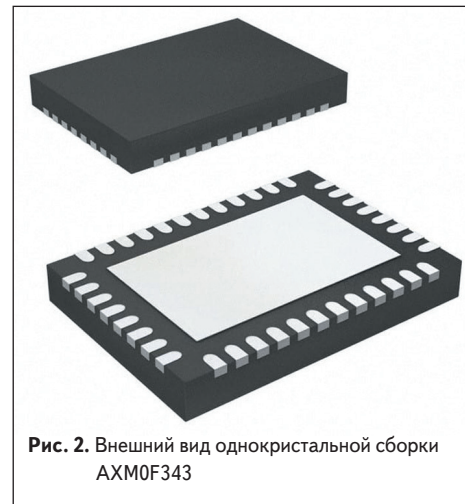


Рис. 2. Внешний вид однокристалльной сборки AXM0F343

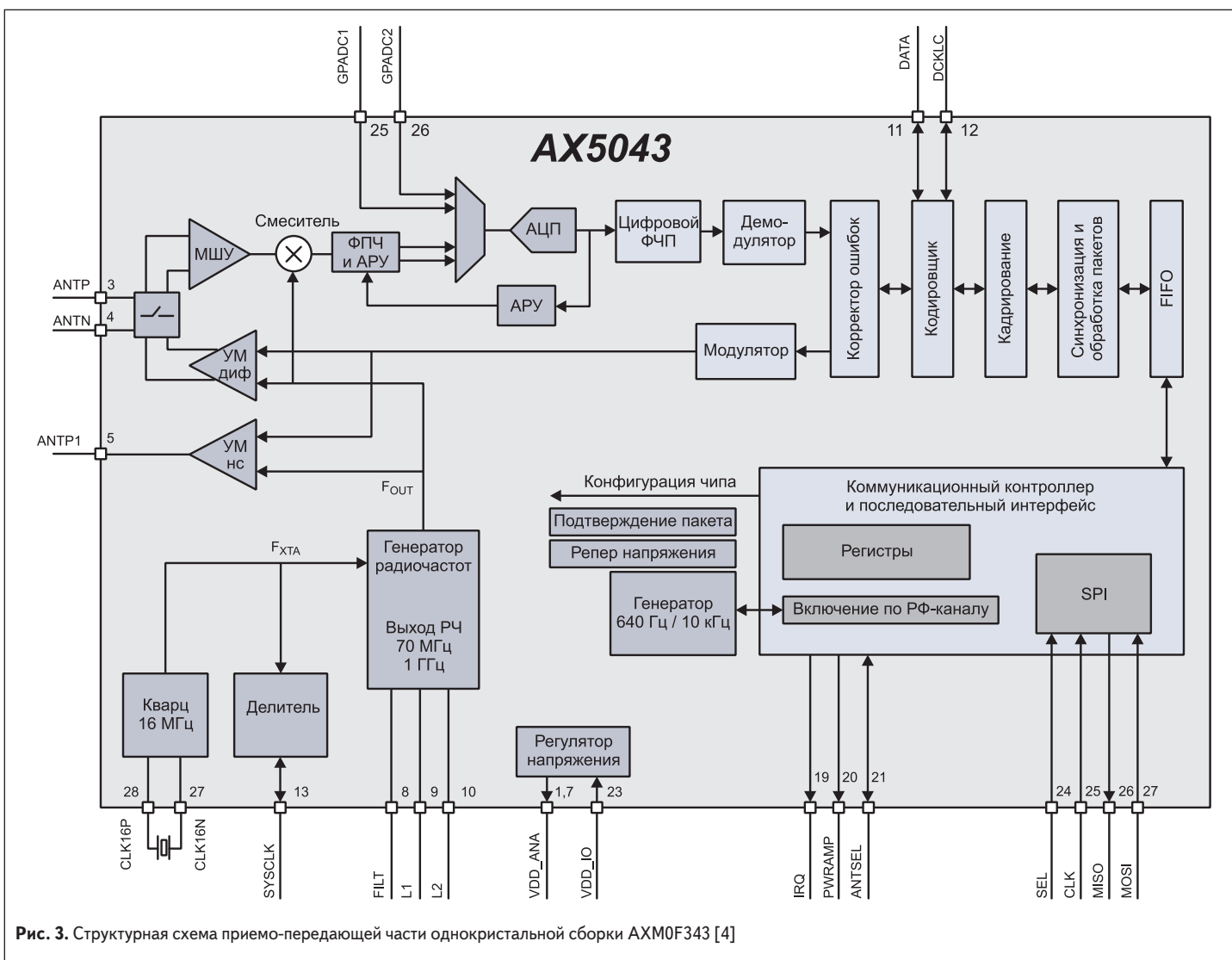


Рис. 3. Структурная схема приемно-передающей части однокристалльной сборки AXM0F343 [4]

Следует обратить внимание на то, что ANTP1 исполняет роль только выхода (не входа). Поэтому он не подключается к LNA. Также PA не подключается каскадом к LNA.

В трансивере использованы два варианта подключения усилителей мощности (несимметричный УМ_{нс} и дифференциальный УМ_{диф}). Усилитель УМ_{нс} предназначен для работы

с низкой выходной мощностью, а УМ_{диф} рассчитан на большую мощность.

Для достижения наилучшей выходной мощности согласующая цепь должна быть оптимизирована для соответствующей частоты. Это позволяет выбрать правильные значения компонентов цепи, которые дают возможность усилителю класса E работать в точке оптимального КПД с наибольшей мощностью и при наименьшем токе для конкретной выбранной частоты.

В программном обеспечении трансивера AX5043 предусмотрены команды TXPWR, которые позволяют изменять выходную мощность передатчика непосредственно во время его работы. Эти команды меняют содержимое регистров, ответственных за параметры передатчика (TXPWRCOEFFA, TXPWRCOEFFB, TXPWRCOEFFC, TXPWRCOEFFD, TXPWRCOEFFE).

Нормальная работа сборки AXM0F343 с сохранением всех заявленных в технической документации параметров гарантируется при напряжении питания в диапазоне 2,1–3,6 В.

На рис. 4 показана зависимость мощности передатчика AX5043 на выходах дифференциального (TXPWRdiff) и несимметричного (TXPWRs.e.) усилителей от состояния регистра управления TXPWRCOEFFB на частоте 863,3 МГц. Приведенные

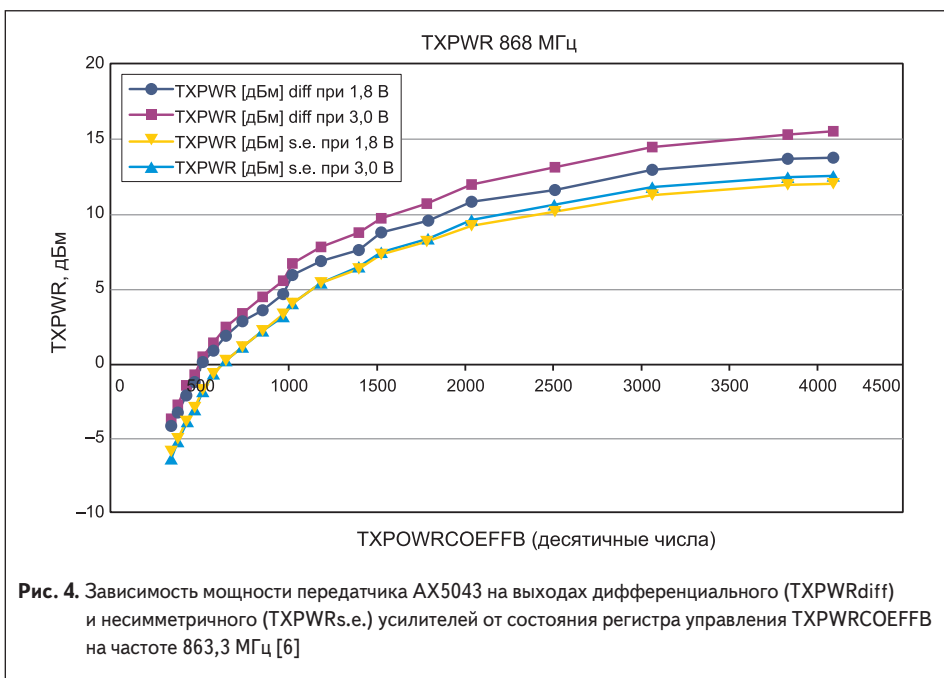


Рис. 4. Зависимость мощности передатчика AX5043 на выходах дифференциального (TXPWRdiff) и несимметричного (TXPWRs.e.) усилителей от состояния регистра управления TXPWRCOEFFB на частоте 863,3 МГц [6]

данные показывают, что ПО трансивера позволяет в автоматическом режиме эффективно изменять мощность передатчика в диапазоне напряжений питания 1,8–3 В.

Для того чтобы получить максимальную выходную мощность, необходимо использовать дифференциальный усилитель мощности. Несимметричный усилитель мощности не позволяет развить выходную мощность больше 13 дБм, что намного ниже максимально возможной выходной мощности. При подключении УМ_{нс} через специальный вывод в обход мультиплексора и использовании внешней антенны можно значительно снизить ток потребления.

Целесообразно отметить, что в тех приложениях, в которых используется в основном режим TX, выходной мощности 13 дБм вполне достаточно для нормальной эксплуатации устройства. Поэтому данный несимметричный усилитель мощности может оказаться наилучшим решением с точки зрения потребления тока.

Возвращаясь к схеме, показанной на рис. 3, следует отметить, что фильтр цифрового канала ПЧ и демодулятор должны быть запрограммированы пользователем под конкретную задачу таким образом, чтобы соответствовать схеме модуляции и скорости передачи данных. Неточное программирование приведет к потере чувствительности. Канальный фильтр поддерживает полосу пропускания 995 Гц — 221 кГц. Кодировщик, расположенный между блоком кадрирования, демодулятором и модулятором (рис. 3), программируется с помощью регистра ENCODING. Выделенный при этом пакет данных поступает на коммуникационный контроллер (КК), который связан с ядром ARM. Линия прерывания и линия SYSCLK позволяют контроллеру синхронизироваться с помощью прецизионного кварцевого генератора.

В стандартном состоянии трансивер работает в режиме frame mode. В этом режиме КК разделяет фрейм посылки на кадры, причем данные принимаются и передаются через 256-байтовый блок FIFO, который управляется через соответствующие регистры.

Доступ к регистрам осуществляется через синхронный последовательный периферийный интерфейс SPI. Большинство регистров имеют размер 8 бит и управляются с помощью стандартных сигналов SPI.

Трансивер AX5043 имеет встроенный 256-байтовый FIFO, который используется как для приема, так и для передачи. Коммуникационному контроллеру доступен во время передачи только порт записи, а во время приема только порт чтения.

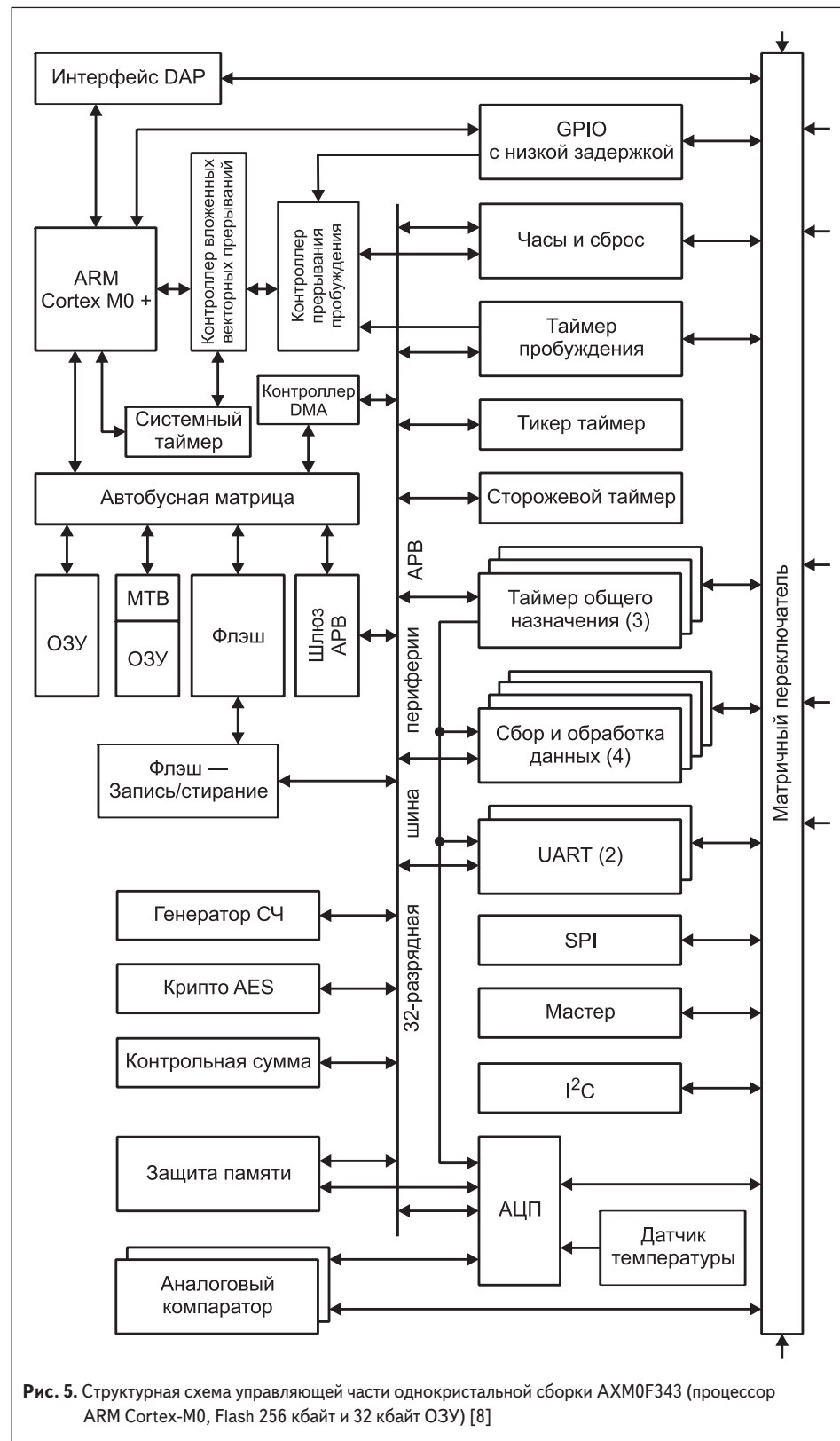
В режиме передачи трансивер будет учитывать только данные, записанные в FIFO после специальной команды фиксации. В течение приема сохранение пакета данных будет доступно только после подтверждения проверки CRC. Если проверка CRC не подтверждается, посылка отбрасывается. Так, команда FIFOCOUNT сообщает количество байтов, которые можно прочитать, а FIFOFREE информирует о количестве байтов, которые можно записать, не вызывая переполнение. Для того чтобы отличить метаданные (например, RSSI) от полезной информации, содержимое

FIFO организовано как отдельные посылки, содержащие заголовок, в котором указывается длина, а также формат полезных данных.

Трансивер может находиться в режиме глубокого сна (Deep Sleep — DS). В режиме DS трансивер полностью выключен и ток потребления только самого трансивера не превышает 50 нА. Однако суммарный ток всей сборки заметно больше благодаря процессору, микроконтроллеру, памяти, генераторам и таймерам. Далее этот вопрос будет рассмотрен детально.

Подробные инструкции по программированию трансивера AX5043 приведены в руководстве [7]. В представленных в этом документе примерах все регистры предварительно рассчитаны для одного конкретного приложения. Если есть необходимость использовать в разработке вариант настраиваемого PHY/MAC, то нужно использовать «GUI Ax-ConfigurationUtility».

На рис. 5 показана структурная схема управляющей части однокристалльной сборки AXM0F343, куда входят: процессор ARM



Cortex-M0, Flash 256 кбайт и 32 кбайт ОЗУ. Также на рис. 5 показаны другие периферийные узлы и интерфейсы.

Процессор Arm Cortex-M0+

Процессор Arm Cortex-M0+ обеспечивает высокую производительность при низком энергопотреблении и минимальных ресурсных затратах на обработку. В состав процессора, кроме ядра Arm Cortex-M0+, входят последовательный отладочный интерфейс DAP (SW DAP — Industry standard Serial Wire debug interface via DAP); контроллер вложенных векторных прерываний (NVIC — Nested Vectored Interrupt Controller); контроллер прерывания пробуждения (WIC — Wake up Interrupt Controller); шинная матрица (Bus Matrix); МТВ (Micro Trace Buffer CoreSight МТВ-M0+); 32-разрядная шина периферии APB (APB bus); блок защиты памяти (MPU — Memory protection unit), матричный переключатель (CROSS BAR) [9].

Последовательный отладочный порт (SW-DAP) предоставляет разработчику ряд расширенных возможностей тестирования и отладки процессора. Основные функции SW-DAP: работа с точками останова процессора; доступ к регистру ядра процессора; обработка исключений (Vector Catch); полный доступ к системной памяти и другие. В режиме отладки используются четыре аппаратные точки останова и две аппаратные точки наблюдения.

Интерфейс SW-DAP предусматривает двунаправленное соединение для передачи данных. Для работы с отдельными блоками сборки AXM0F343 в принципе подойдет любой отладчик, совместимый с Serial Wire Debug (SWD).

Контроллер прерываний пробуждения (WIC — Wake up Interrupt Controller) предназначен для вывода процессора из режима низкого энергопотребления.

Процессор Cortex-M0+ содержит вложенный векторный контроллер прерываний (NVIC — Nested Vectored Interrupt), который использует в работе приоритетный принцип.

Всего в интегральной сборке AXM0F343 поддерживается 38 прерываний, из которых 15 встроенных и еще 23 дополнительных. Эти прерывания имеют четыре уровня программируемого приоритета. Приоритет каждой группы может быть запрограммирован отдельно. При этом прерывания будут обслуживаться поочередно в соответствии с приоритетным статусом. Если два прерывания с одинаковым приоритетом поступают в одно и то же время, первым будет обработано то, которое было опрошено сначала.

Кроме того, контроллер NVIC может выполнять некоторые функции защиты памяти.

Логический буферный блок Micro Trace Buffer (CoreSight МТВ-M0+) дает возможность отладки ПО процессора Cortex-M0+ с использованием трассировки (trace). Информация об этапах отработки процессором отдельных алгоритмов передается по трассировочному интерфейсу в блок МТВ, который ее пакетирует и записывает в SRAM. В частности, блок МТВ указывает на то, что адрес следующей инструкции находится в процессе выполнения или что

процессор выполняет действия, не связанные с инструкциями [10].

Периферийная шина (APB — Advanced Peripheral Bus) подключена к расширенной высокопроизводительной шине (AHB — Advanced High Performance Bus) с помощью моста, который поддерживает стандартные операционные процедуры класса read-modify-write. Доступ к процессору и доступ к отладке предоставляется через внешний интерфейс связи с периферийными устройствами АНВ. Доступ к процессору имеет приоритет над доступом к отладке. Для оптимизации производительности процессор Cortex-M0+ производит выборку перед выполняемой инструкцией. Чтобы свести к минимуму энергопотребление, предельная выборка ограничена максимум 32 бит.

Блок защиты памяти (MPU — Memory protection unit) поддерживает карту памяти, восемь настраиваемых пользователем областей памяти и восемь субрегиональных отключений на каждый регион. Блок MPU может работать в режиме Execute Never (XN).

Шинная матрица (Bus matrix) позволяет устройствам взаимодействовать как через ядро процессора, так и минуя его. Кроме того, Bus matrix поддерживает работу в специально выделенном диапазоне bit-banding, а также работу с устройствами, адреса которых отличаются от стандартных 32-битных (не кратных четырем). К шинной матрице подключены 32-битная шина АНВ-Lite, Flash, МТВ, RAM, uDMA, ядро Cortex-M0+.

Встроенная Flash и RAM

Встроенная Flash и RAM различаются по объему в двух разных моделях однокристалльной сборки AXM0F343.

Модель AXM0F343-64 имеет Flash 64 кбайт с прямой адресацией и 8 кбайт внутренней SRAM. В этой SoC флэш-память используется для программного кода и энергонезависимого хранения данных. При нормальной работе Flash обеспечивает одиночный цикл доступа для чтения через шину АНВ. Флэш-память разделена на 128 страниц по 512 байт каждая. Чтение памяти реализовано постранично в непрерывном цикле. Внутренняя SRAM разделена на два банка данных (6 и 2 кбайт). Каждый из блоков SRAM может быть независимо друг от друга отключен в режиме работы со сверхнизким энергопотреблением. Флэш-память может быть стерта и перезаписана заново через отладочный порт.

Регистры, используемые для программирования и стирания флэш-памяти, отображаются на шине APB. Каждую страницу памяти можно стереть независимо.

Для программирования слова во флэш-памяти требуется 2 мкс. Для удаления страницы данных требуется 10 мс. С помощью одной операции можно очистить всю Flash-память (все 64 или 256 кбайт).

Дополнительная страница во флэш-памяти зарезервирована для информационного блока, запрограммированного на заводе.

Для отключения порта отладки, а также запрета доступа к внутренним шинам и памяти для приложений во флэш-памяти предусмотрена блокировка (LOCK).

В модели AXM0F343-256 флэш-память объемом 256 кбайт разделена на 256 страниц по 1 кбайт каждая. Оперативная память объемом 32 кбайт в этой модели разделена на четыре блока 8 кбайт.

Встроенный 3-канальный контроллер прямого доступа к памяти uDMA PrimeCell PL230

Встроенный 3-канальный контроллер прямого доступа к памяти uDMA PrimeCell PL230 (Direct Memory Access — DMA) предусмотрен для выполнения операций передачи данных непосредственно между оперативной памятью и исполнительными устройствами. При использовании DMA процессор не участвует в операциях ввода/вывода. При этом uDMA непосредственно формирует все сигналы, необходимые для обмена данными с устройством. При таком подходе не загружается CPU, что позволяет экономить энергопотребление и увеличить скорость обмена данными с периферийными устройствами.

Большинство периферийных устройств можно настроить для работы через uDMA. В сборке на кристалле AXM0F343 контроллер DMA, подключенный между шинами APB и Bus Matrix, играет роль своеобразной дополнительной мастер-шины.

Каждый из трех каналов uDMA имеет программируемый уровень приоритета, который определяется номером канала. Контроллер uDMA поддерживает как передачу данных «память — память», так и передачу «память — периферия». Кроме того, uDMA контролирует возникающие в процессе работы ошибки. Количество передач в одном цикле прямого доступа к памяти может быть запрограммировано в пределах 1–1024. Все данные управления каналами uDMA хранятся в системной памяти [11].

Программируемые входы/выводы общего назначения (GPIO)

Программируемые входы/выводы общего назначения (GPIO) могут быть использованы как для взаимодействия на системном уровне с внешними устройствами, так и для соединения внутренних периферийных линий. В заводских настройках по умолчанию все 19 GPIO находятся в состоянии цифрового входа с подтягивающим резистором.

Входы/выводы GPIO однокристалльной сборки AXM0F343 поддерживают следующие функции:

- двунаправленность;
- конфигурация push-pull или «транзистор с открытым стоком»;
- программируемое подтягивание или опускание для всех GPIO;
- индивидуально настраиваемое прерывание и включение DMA;
- выбор схемы управления по нарастающему, спадающему фронту или по уровню напряжения;
- безопасное атомарное одно циклическое чтение/запись;
- синхронизация с двумя флопами.

Связь с периферийными и системными линиями реализуется через программируемую шину Crossbar (XBAR). Каждый ввод/вывод

может быть задействован в восьми различных независимых друг от друга конфигурациях.

Функция сброса

Функция сброса (RESET) может быть организована различными способами: сброс при включении питания (POR); сброс внешнего вывода; сброс с помощью программного обеспечения; сброс сторожевого таймера. Кроме того, внутренние сбросы генерируются при выходе из спящего режима и при выключении питания.

Внешний сброс реализуется, когда на выводе (RESET_N) установлен низкий уровень. Программный сброс вызывается соответствующей записью в заданный регистр процессора. Сброс сторожевого таймера предотвращает блокировку при сбоях программного обеспечения. Сторожевой таймер WDOG отключается при включении питания и должен быть включен снова программно. Также сторожевой таймер отключается в тех случаях, когда отладчик останавливает процессор. Сброс системы может быть инициирован в случае перегрева при срабатывании температурного датчика.

Система также отключается при выходе напряжения питания и тока за установленные границы. Эти события могут быть привязаны к немаскируемому прерыванию (NMI — non maskable interrupt) и использованы для включения механизма аварийного снижения мощности.

Источники тактовой частоты

Предусмотрено пять источников тактовой частоты для работы ядра и периферийных устройств:

- высокочастотный RC-генератор (HSOSC), 32 или 40 МГц в зависимости от конфигурации тактовой частоты;
- маломощный RC-генератор с низким энергопотреблением (LPOSC), работающий в медленном режиме 640 Гц или быстром режиме 10,24 кГц, с калибровкой по эталонным часам;
- внешний кварцевый генератор с низким энергопотреблением (LPXOSC) поддерживает низкочастотный кварцевый генератор, работающий на частоте 32,768 кГц;
- внешний высокочастотный кварцевый генератор (HSXOSC), работающий в диапазоне 8–40 МГц;
- внешние часы (EXTCLK_IN): вход через GPI, 20/40 МГц, и выход (EXTCLK_OUT) через GPO.

Каждый источник синхронизации может быть отключен независимо, если он не используется. Тактовые генераторы можно стробировать с помощью программного обеспечения. Высокоскоростные и маломощные генераторы могут быть откалиброваны по эталонным часам.

Встроенные USART

Два встроенных USART имеют следующие параметры:

- стандартный универсальный синхронный/асинхронный приемник/передатчик с полным дуплексом;
- длина слова 5–9 бит;

- 1–2 стоповых бит;
- программируемые скорости передачи;
- поддержка четных, нечетных режимов и режимов без четности;
- инициирование и обнаружение разрыва, соединения;
- расширенные функции помехоустойчивости (дополнительная схема подавления пиков);
- поддержка DMA для потока RX/TX с управлением по последовательному интерфейсу.

Интерфейс SPI

Интерфейс SPI может быть подключен в режимах «ведущий» и «ведомый» к ЦП и множеству внешних периферийных устройств, совместимых со стандартом SPI.

Интерфейс SPI может быть запрограммирован со следующими параметрами:

- ширина кадра данных (8-, 16-, 24- и 32-битные режимы);
- фаза тактового сигнала (CPHA) и полярность (CPOL);
- 4- или 3-проводной режим ведомого устройства SPI, с функцией выбора ведомого устройства или без нее;
- выбор шкалы тактовой частоты;
- направление данных (MSB или LSB);
- генерация прерывания для событий RX/TX и событий выбора ведомого (SS);
- поддержка DMA для потока RX/TX.

Периферийное устройство, подключенное к SPI, может использоваться для работы с другими протоколами последовательной передачи данных. Например, поддерживается 2-канальный оптимизированный для звука протокол I²S, включая стандартный режим и режимы кадрирования. Кроме того, через SPI можно подключать устройства PCM с ранней и поздней кадровой синхронизацией.

Интерфейс I²C

Интерфейс I²C, соответствующий спецификации шины Inter-IC Philips Semiconductors, использует двухпроводной вариант, включая двунаправленную линию синхронизации (SCL) и двунаправленную линию данных (SDA). Этот интерфейс предназначен для связи с внешними устройствами. Интерфейс I²C будет поддерживать работу как в ведущем, так и в ведомом режиме, он может подключаться к DMA для обмена данными с периферией в обход центрального процессора.

Таймеры

Таймеры для однокристалльной сборки AXM0F343 предназначены для конкретных функций. Системный таймер SysTick используется в качестве планировщика событий. Он может синхронизироваться системными часами или одним из источников тактового сигнала с низким энергопотреблением. Таймер пробуждения 32-WUT предназначен для запланированного выхода из спящего режима. Его также можно использовать для хронометража событий общего назначения. Циклический тактовый таймер 32-TICK так же, как и SysTick, предназначен для планирования событий общего назначения. Кроме того, он поддерживает основные функции RTOS в рабочем режиме.

Выбор того или иного планировщика зависит от программируемого источника синхронизации и предварительных коэффициентов масштабирования. Высокоскоростные источники тактовой частоты используются для более коротких и точных жестко заданных временных интервалов.

Сборка на кристалле AXM0F343 имеет три независимых 16-битных таймера общего назначения, поддерживающих следующие функции:

- текущий счетчик времени и обратный отсчет;
- таймер предварительного масштабирования часов;
- регистрация/сравнение событий с использованием модуля CCPWM;
- широтно-импульсная модуляция (ШИМ) с использованием модуля CCPWM;
- счетчик импульсов;
- режим модуляции Sigma-Delta DAC;
- контроль скорости передачи данных USART.

Сторожевой таймер выполняет сброс системы в случае сбоя программного обеспечения и реализует восстановление программного обеспечения, настраивается под каждую задачу индивидуально через соответствующие регистры. Для того чтобы предотвратить отключение сторожевого таймера с помощью несанкционированного ПО, введен специальный механизм блокировки доступа к его настройкам.

Блоки сравнения/захвата/ШИМ

Блоки сравнения/захвата/ШИМ (CCPWM) в однокристалльной сборке AXM0F343 используются для захвата времени событий, сравнения значений таймера и для генерации выходных сигналов с широтно-импульсной модуляцией. ШИМ-модуляция (Pulse-Width Modulation — PWM) позволяет управлять мощностью, подводимой к нагрузке, с помощью изменения скважности импульсов при постоянной частоте. Каждый из четырех 16-битных блоков CCPWM может быть независимо привязан к любому из 16-разрядных таймеров общего назначения. При этом таймер может запускаться через различные внутренние и внешние события. При срабатывании таймера захвата будут генерироваться сигналы ШИМ. Любой блок CCPWM может генерировать дифференциальные ШИМ-сигналы с программируемым мертвым временем между переходами.

Аналого-цифровой преобразователь

Аналого-цифровой преобразователь последовательного приближения (SAR), встроенный в AXM0F343, имеет разрешение до 12 бит и поддерживает как дифференциальную, так и несимметричную выборку.

Внутреннее мультиплексирование аналоговых сигналов позволяет производить выборку из шести внешних несимметричных сигналов или трех каналов дифференциальных пар в I/O. АЦП может работать со скоростью до 1,25 Мвыб/с. Встроенный усилитель может быть запрограммирован на кратность: 10, 1, 1/4.

При использовании блока усиления максимальное входное напряжение, подаваемое на АЦП, ограничивается значением 3,3 В при нормальном режиме работы и напряжением 2,1 В в режиме байпаса.

К входу АЦП программно подключается встроенный температурный датчик, предназначенный для измерения температуры внутри корпуса SoC. Также АЦП может анализировать сигналы двух встроенных аналоговых компараторов.

Режимы мощности

Четыре режима мощности позволяют оптимально использовать AXM0F343 в зависимости от целевой задачи и условий эксплуатации: Run mode, Sleep mode, Hibernate Mode и Shutdown mode. Точные значения для всех интервалов частот, а также для разных режимов работы ядра, контроллеров, памяти, uDMA, I/O и периферии приведены в таблицах технической документации [11].

В рабочем режиме (Run mode) все цифровые и аналоговые системы получают номинальное питание и работают, включая память, внешние и внутренние генераторы. Процессор обрабатывает все коды в полной мере. Индивидуальные периферийные часы могут быть стробированы в зависимости от конфигурации. В этом режиме токи потребления составляют примерно 155 мкА/МГц для версии с памятью 64 кбайт и 188 мкА/МГц для версии с памятью 256 кбайт.

В режиме Sleep mode процессор Arm Cortex-M0+ находится в спящем режиме с синхронизацией тактовой частоты процессора. Поскольку тактовая частота процессора стробирована, процессор не выполняет код, а флэш-память находится в режиме низкого энергопотребления, некоторые периферийные устройства будут работать с поддержкой своих собственных синхронизаторов (Wake Up Timer, WUT), генерируя прерывания в зависимости от конфигурации.

Если трансивер и процессор находятся в спящем режиме, а вся периферия, за исключением

таймера WUT, отключена, ток потребления составит 25 мкА/МГц для версии с памятью 64 кбайт и 60 мкА/МГц для версии с памятью 256 кбайт.

Чтобы еще больше снизить ток потребления, нужно отключить встроенный генератор HSOSC и подключиться к LPOSC, достигая потребления тока 47 мкА (или 55 мкА для версии 256).

В режиме Hibernate mode происходит отключение ЦП, флэш-памяти, а также большинства периферийных устройств. Каждый блок SRAM может быть настроен на отключение питания или сохранение его содержимого. Таймер пробуждения и контроля GPIO остается работоспособным в этом режиме гибернации с регулируемым напряжением 1 В для обеспечения условий пробуждения. Также включенным остается мало мощный RC-генератор (LPOSC). При выходе из режима Hibernate mode процессор повторно инициализируется и выполнение кода начинается с вектора сброса. В этом режиме суммарный ток потребления составляет 600 нА (без удержания SRAM), или 1,8 мкА (с полным сохранением SRAM) для версии 64, и 600 нА, или 3,5 мкА соответственно для версии 256.

В режиме Shutdown mode все схемы отключены, кроме рабочего регистра и минимальной логики, используемой для обнаружения переключения на выводе PB3, ожидающего сигнал пробуждения. В этом режиме ток потребления составляет примерно 230 нА для обеих версий.

Если включен режим Wake on Radio, ресивер выходит из спящего режима периодически с заданным пользователем интервалом и проверяет наличие радиосигнала на выбранном канале. Если сигнал не обнаружен, приемник снова отключается. Если радиосигнал обнаружен и получен подтвержденный действительный пакет, микроконтроллер получает заявку на прерывание. При обнаружении сигнала прерывания процессор выходит из спящего режима и переходит в рабочий режим. Выполнение кода начинается с последнего известного места.

Средства безопасности

Средства безопасности, встроенные в AXM0F343, включают Advanced Encryption Standard (AES); True Random Number Generator (TRNG); Cyclic Redundancy Check (CRC).

Аппаратное ускоренное шифрование и дешифрование AES реализуется с помощью аппаратного встроенного блока. Для ускорения шифрования и дешифрования AES доступны четыре функции: SubByte, InvSubByte, MixColumns, InvMixColumns

Для завершения SubByte и InvSubByte требуется четыре тактовых цикла, каждая функция MixColumns и InvMixColumns выполняется за один тактовый цикл, что значительно повышает скорость шифрования/дешифрования AES.

Генератор истинных случайных чисел (TRNG) может продуцировать 32-битные случайные числа. В отличие от генератора псевдослучайных чисел, TRNG использует внутренние источники для синтеза строки случайных битов. Однако биты из TRNG не должны применяться напрямую для приложений, где необходим высокий уровень безопасности. Рекомендуется использовать комбинированный механизм, сочетающий на программном уровне TRNG и AES.

Встроенный модуль CRC представляет собой периферийное устройство, которое вычисляет 32-битный CRC с использованием стандартного полинома Ethernet 0x04C11DB7 (стандарт EN/IEC 60335-1). Это дает возможность проверить целостность флэш-памяти и других адресов. Расчет CRC выполняется в одном цикле процессора для каждого нового слова, записанного в CRC. Для облегчения проверки CRC в указанном диапазоне адресов может быть задействован интерфейс DMA.

Конструктив и контактные площадки

Однокристалльная сборка AXM0F343 выполнена в конструктиве QFN40 7×5. Расположение контактных выводов показано на рис. 6.

Все контакты сгруппированы по функциональному назначению. Такая компоновка позволяет наиболее оптимально конструировать печатную плату устройства. Антенные вводы, питание и земляные контакты выведены на одну сторону корпуса. На другой стороне корпуса расположены контактные выводы GPIO и выводы дополнительных фильтров, а также индуктивности синтезатора частот. Эти дополнительные внешние компоненты позволяют точно настраивать необходимый интервал рабочих частот. Третья сторона корпуса отведена выводам GPIO, Reset и контактам отладчика. Практически вся четвертая сторона занята контактами аналоговых входов и кварцевых генераторов.

Расположение контактных выводов, показанное на рис. 6, будет полезно пользователям, работающим с отладочной платой, на которой napаяна однокристалльная сборка AXM0F343.

Отладочный комплект AXM0F343-XX-XXX-1-GEVK

Отладочный комплект AXM0F343-XX-XXX-1-GEVK представляет собой полностью готовое к использованию программно-аппаратное

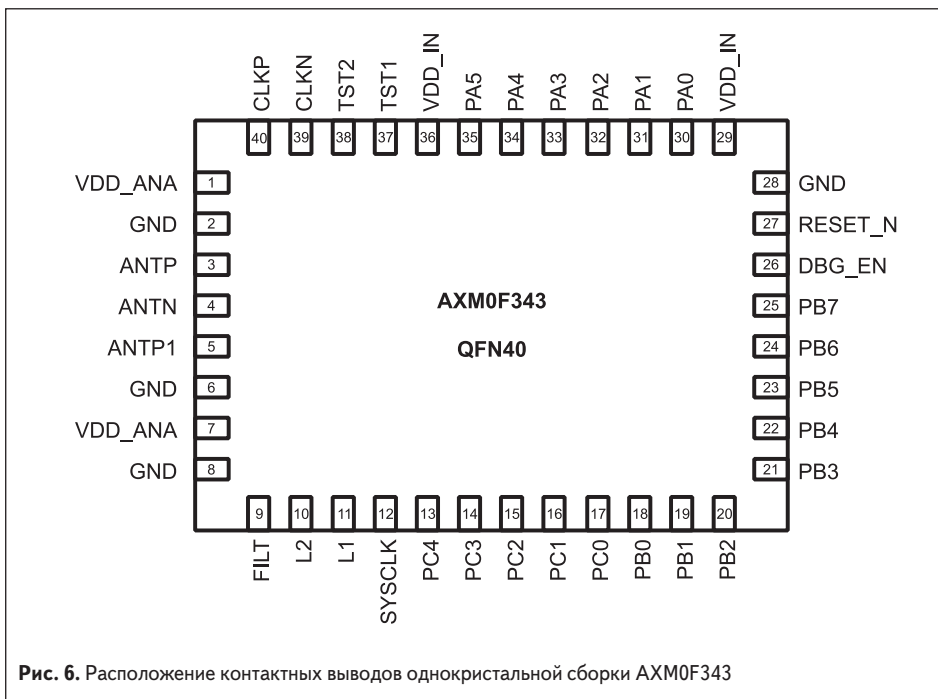


Рис. 6. Расположение контактных выводов однокристалльной сборки AXM0F343

средство, предназначенное для тестирования, оценки и создания прототипов устройств беспроводной связи с проприетарными протоколами стандартов группы IEEE 802.15.4 со сверхнизким энергопотреблением, для работы в диапазоне частот 27–1050 МГц, со скоростями передачи данных 0,1–125 кбит/с, на базе однокристалльной сборки AXM0F343.

Комплект разработчика AXM0F343-XX-XXX-1-GEVK представлен в четырех вариантах в зависимости от типа микросхемы (различные Flash/SRAM) и частоты работы:

- AXM0F343-64-868-1-GEVK;
- AXM0F343-64-915-1-GEVK;
- AXM0F343-256-868-1-GEVK;
- AXM0F343-256-915-1-GEVK.

Далее для AXM0F343-XX-XXX-1-GEVK будет употребляться аббревиатура DK (Development Kit). Оценочный комплект DK включает две оценочные платы (GEVB), оснащенные встроенным программатором J-Link, кабелями micro-USB и штыверными антеннами. Программное обеспечение, поставляемое в комплекте с DK, представляет собой onsemi IDE, включающее среду разработки и примеры конкретных проектов.

Оценочные платы, входящие в комплект поставки DK, содержат однокристалльную сборку AXM0F343 с флэш-памятью 64/256 кбайт, настроенную на работу на частоте 868 или 915 МГц.

Оценочные платы DK могут быть подключены к источнику постоянного тока через разъем USB, или к батарее CR2032, или к внешнему стабилизированному источнику постоянного тока 3,3 В через разъем, совместимый с Arduino. Интерфейс SWD и последовательный интерфейс доступны через встроенный разъем J-Link. Однокристалльную сборку AXM0F343 можно настроить для вывода радиосигнала через интерфейс дифференциального УМ, который поддерживает как TX, так и RX, или через энергоберегающий несимметричный интерфейс, который поддерживает только TX.

По умолчанию оценочные платы не имеют установленного несимметричного разъема SMA, так как пример программного обеспечения настроен на использование дифферен-

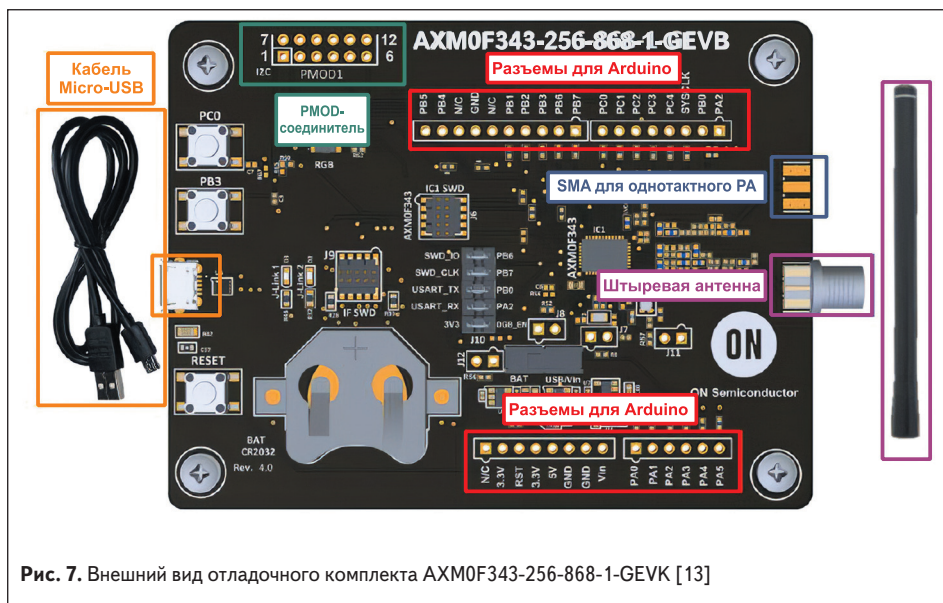


Рис. 7. Внешний вид отладочного комплекта AXM0F343-256-868-1-GEVK [13]

циального интерфейса. Для переключения между дифференциальной и несимметричной выходными сетями необходимо заново выполнить конфигурирование программного обеспечения.

Внешний вид отладочной платы комплекта AXM0F343-256-868-1-GEVK показан на рис. 7.

В состав комплекта входят:

- две платы AXM0F343-X-1-GEVB с предварительно загруженными примерами AX-Radio-TX и AX-Radio-RX;
 - два кабеля USB-A-Micro-B;
 - две штыверные антенны для 868 или 915 МГц;
 - контейнер с монтажными ножками для печатной платы, дополнительными разъемами и несимметричным разъемом SMA.
- Основные блоки и устройства, размещенные на плате отладочного комплекта AXM0F343-256-868-1-GEVK:
- смонтированная на плате сборка AXM0F343-256-1-TX40 в корпусе QFN-40 5x7 мм, с программируемой несущей 27–1050 МГц;
 - 256 кбайт встроенной Flash;

- 32 кбайт встроенной RAM;
- согласующая сеть RF, настроенная на работу на частоте 868 МГц;
- порт Micro-USB;
- схема согласования с Arduino;
- 10-контактный разъем для встроенного программатора J-Link;
- разъем Pmod;
- разъем SMA, установленный для дифференциальной выходной сети, оптимизированной для работы на уровне 15 дБм;
- разъем SMA для несимметричной выходной сети для работы на уровне 0 дБм (устанавливается разработчиком при необходимости);
- два пользовательских кнопочных переключателя;
- кнопка сброса;
- держатель батареи CR2032;
- линейный стабилизатор напряжения NCP702;
- подавитель ЭСР EMI2121.

Структурная схема платы отладочного комплекта AXM0F343-256-868-1-GEVK показана на рис. 8.

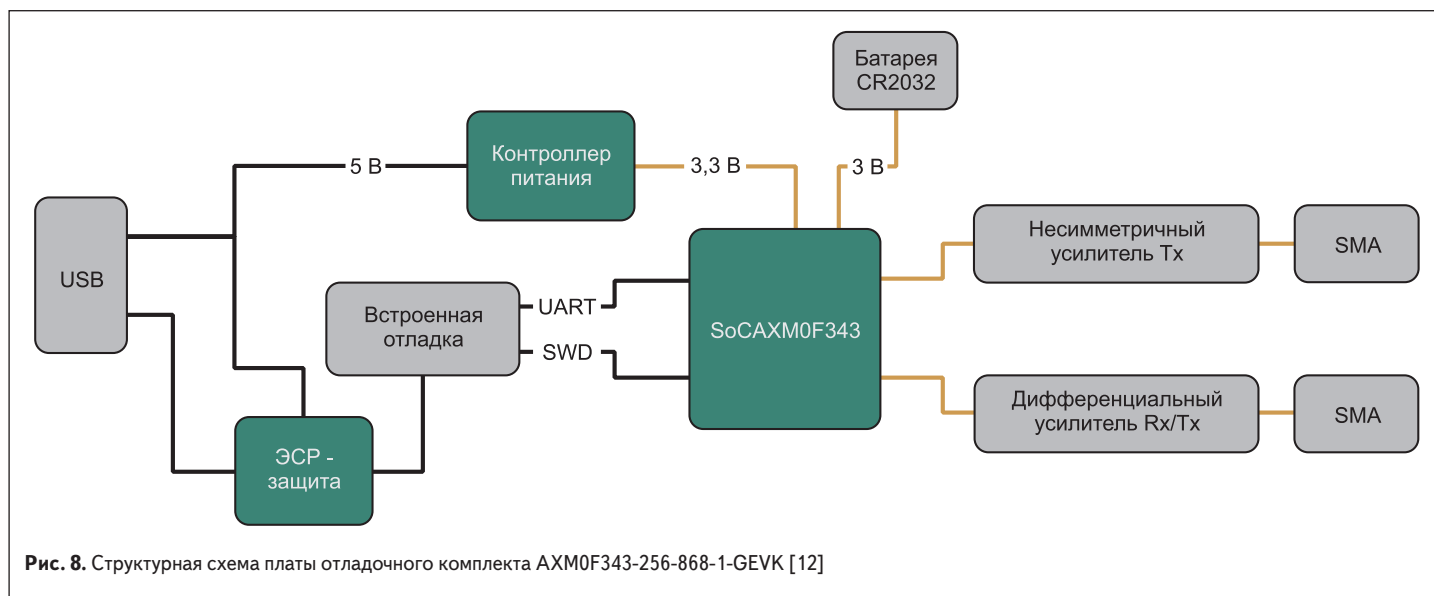


Рис. 8. Структурная схема платы отладочного комплекта AXM0F343-256-868-1-GEVK [12]

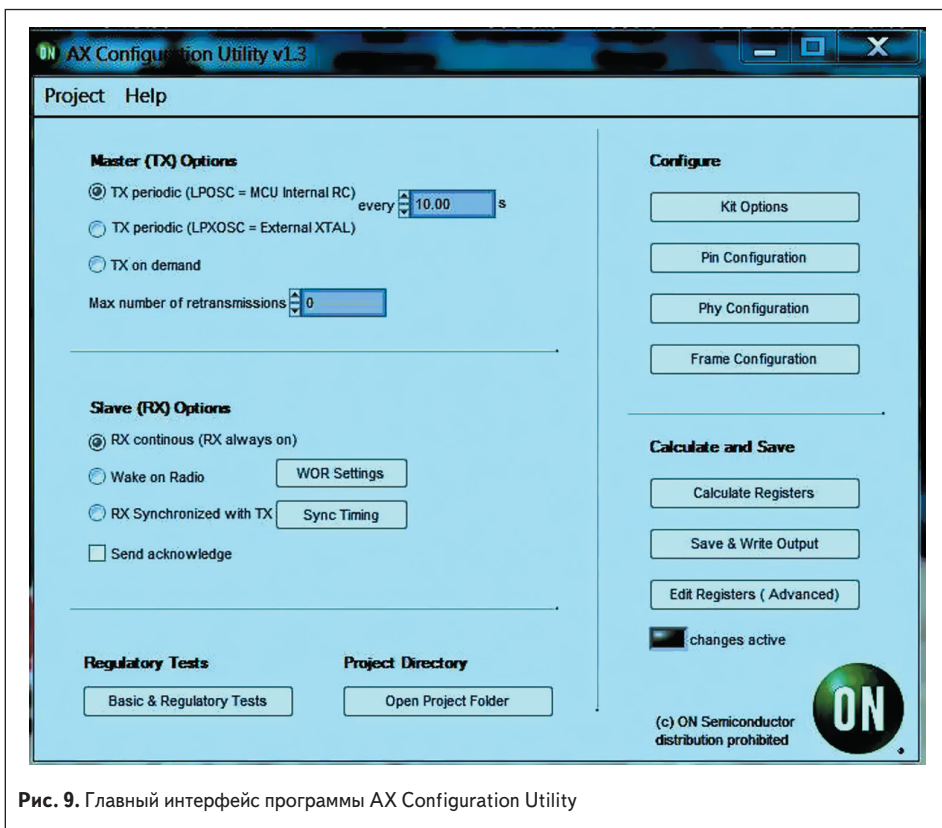


Рис. 9. Главный интерфейс программы AX Configuration Utility

Плата отладочного комплекта DK включает все, что необходимо для начала тестирования и разработки нового устройства. С помощью универсального переключателя источник питания может переключаться между режимом работы от батареи (BATT) и USB или внешним напряжением (USB/VIN). Несколько способов подачи питания, реализованных на плате DK, позволяют подключать или отключать определенные участки схемы и контролировать токи в нужных точках схемы. Например, можно отдельно контролировать токи в различных цепях питания, MCU, RF, TCXO и т. д.

На плате DK имеется 10-контактный разъем, который служит интерфейсом между встроенным программатором J-Link и сборкой AXM0F343. Четыре пары контактов соединяют порты UART и SWD, а два дополнительных контакта соединяют DBG_EN с VDD. Для выполнения

измерений в режимах с низким энергопотреблением, чтобы избежать тока утечки, можно отключить эти разъемы.

Для начала работы с отладочным комплектом со страницы [14] необходимо загрузить следующие программные продукты:

- onsemi IDE — пакет включает IDE на основе Eclipse, набор инструментов ARM GNU (компилятор, компоновщик, отладчик GDB) и необходимое программное обеспечение J-Link для отладки платы;
- AXM0F343 CMSIS Pack — включает пример кода, промежуточное программное обеспечение и драйверы устройств для радио и периферийных устройств MCU;
- ARM CMSIS Pack — можно загрузить автоматически из среды IDE или установить вручную;
- AX Configuration Utility — дополнительный графический интерфейс для создания

собственных радиопроектов, совместимых с onsemi IDE.

На рис. 9 показан главный интерфейс программы AX configuration Utility.

Подробные пошаговые инструкции по работе с ПО отладочного комплекта AXM0F343-XX-XXX-GEVK приведены на сайте производителя [13]. ■

Литература

1. www.digital.gov.ru/ru/documents/4039/
2. AXM0F343: Ultra-Low Power Narrow-Band Sub GHz (27–1050 MHz) ARM Cortex-M0+ Wireless Microcontroller. www.onsemi.com/products/wireless-connectivity/wireless-rf-transceivers/axm0f343
3. www.tellco-europe.com/trlcs/
4. AX5043: Ultra-Low Power Narrow-Band Sub GHz (27–1050 MHz) RF Transceiver. www.onsemi.com/products/wireless-connectivity/wireless-rf-transceivers/ax5043
5. Short Range Devices (SRD) operating in the frequency range 25 MHz to 1 000 MHz; Part 1: Technical characteristics and methods of measurement. www.etsi.org/deliver/etsi_en/300200_300299/30022001/03.01.01_60/en_30022001v030101p.pdf
6. AX5043-1 DVK2b Module Performance TX. www.onsemi.cn/pub/collateral/and9314-d.pdf
7. AX5043 Programming Manual. Advances High Performance ASK and FSK Narrow-Band Transceiver for 27–1050 MHz Range. www.onsemi.com/pub/Collateral/AND9347-D.PDF
8. Ultra-Low-Power Narrow-Band Sub-GHz Wireless Microcontroller AXM0F343. www.onsemi.com/pdf/datasheet/axm0f343-d.pdf
9. The Arm Cortex-M0+ processor is the most energy-efficient Arm processor available for constrained embedded applications. www.developer.arm.com/ip-products/processors/cortex-m/cortex-m0-plus
10. Arm Cortex-A78 Core. Technical Reference Manual. www.documentation-service.arm.com
11. www.developer.arm.com
12. AXM0F343 SDK Getting Started Guide. www.onsemi.jp/pub/collateral/axm0f343%20getting%20started%20guide.pdf
13. www.onsemi.com/design/resources/design-resources/software?rpn=AXM0F343