

Продолжение. Начало в № 3 '2013

Микросхемы памяти компании ON Semiconductor. Часть 2

Андрей САМОДЕЛОВ

Для хранения больших объемов информации, например BIOS или даже целиком операционной системы (ОС), чаще всего применяется flash-память, характеризующаяся умеренным быстродействием и большим временем хранения информации. Flash-память чаще всего имеет либо параллельный интерфейс, либо интерфейс SPI, позволяющие считывать большие объемы информации с высокой скоростью. Быстродействующая память с последовательным интерфейсом (Serial SRAM) чаще всего используется в качестве буферной в различных устройствах обработки информации, например MP3-кодеках. Микросхемы Serial SRAM имеют небольшой объем и снабжаются SPI-интерфейсом — для сокращения количества линий обмена данными без потери производительности. В статье описаны микросхемы памяти компании ON Semiconductor (ONS) с интерфейсом SPI.

Введение

Интерфейс SPI представляет собой высокоскоростную последовательную шину данных, предназначенную для обмена большими массивами информации между интегральными микросхемами. Тактовая частота интерфейса может достигать 40–50 МГц. Особенностью SPI является то, что сдвиговые регистры, управляющие приемом/передачей данных, при обмене оказываются связанными в кольцо. Такое построение обеспечивает высокую надежность обмена данными и не требует использования специальных протоколов обмена. Описание базовых сигналов интерфейса SPI приведено в таблице 19.

При высоком уровне на выводе \overline{WP} разрешены все операции записи. Если на выводе \overline{WP} установлен низкий уровень и бит $WPEN$ регистра состояния установлен в «лог. 1», то запись в регистр состояния запрещена.

Выборка микросхемы осуществляется по входу \overline{CS} (Chip Select). Кроме того, необ-

ходимыми сигналами шины являются линии тактирования (SCK), вход (SI) и выход (SO) данных. Вход \overline{HOLD} используется для приостановки обмена данными, без необходимости повторения всей последовательности обмена. Для приостановки обмена на вывод

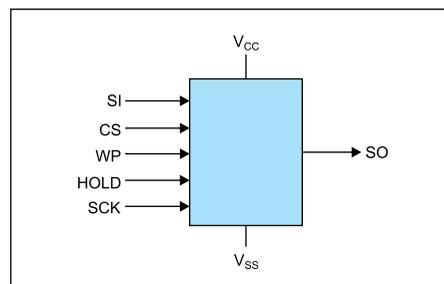


Рис. 13. Обозначение микросхем с SPI-интерфейсом

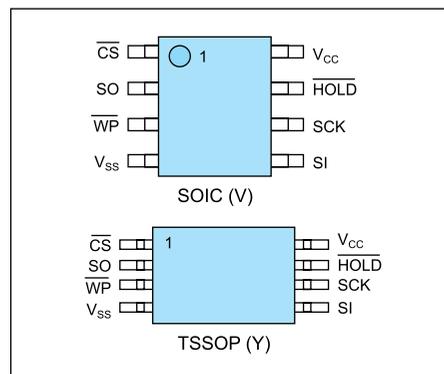


Рис. 14. Назначение выводов микросхем с SPI-интерфейсом

\overline{HOLD} нужно подать низкий уровень, а для продолжения обмена — восстановить высокий уровень, при этом на выводе SCK должен присутствовать низкий уровень. Если не предполагается использовать паузы, то вывод \overline{HOLD} рекомендуется соединить с выводом V_{CC} , непосредственно или через резистор.

На рис. 13 представлено обозначение, а на рис. 14 — назначение выводов микросхем с SPI-интерфейсом.

Обмен данными по SPI-интерфейсу

На рис. 15 представлена типовая диаграмма сигналов при обмене данными по SPI-интерфейсу. В микросхемах Serial EEPROM с SPI-интерфейсом имеется 8-битный регистр инструкций, с помощью которых осуществляется управление обменом данными и записью информации в энергонезависимую память. Набор инструкций и соответствующие коды операций приведены в таблице 20.

Любые недопустимые коды операций игнорируются. При этом вывод последовательного выхода данных (SO) будет оставаться в состоянии с высоким импедансом.

Таблица 20. Набор инструкций для Serial EEPROM с SPI-интерфейсом

Инструкция	Код операции	Функция
WREN	0000 0110	Разрешить операции записи
WRDI	0000 0100	Запретить операции записи
RDSR	0000 0101	Прочитать регистр состояния
WRSR	0000 0001	Записать в регистр состояния
READ	0000 0011	Прочитать данные из памяти
WRITE	0000 0010	Записать данные в память

Таблица 19. Основные сигналы интерфейса SPI

Обозначение	Наименование	Функция
SI	Serial Data Input	Последовательный вход данных
SO	Serial Data Output	Последовательный выход данных
SCK	Serial Clock	Вход тактирования
\overline{CS}	Chip Select	Вход выборки микросхемы
\overline{WP}	Write Protect	Вход защиты от записи
\overline{HOLD}	Hold Transmission	Вход приостановки обмена данными
V_{CC}	Power Supply	Напряжение питания
V_{SS}	Ground	Общая шина («земля»)

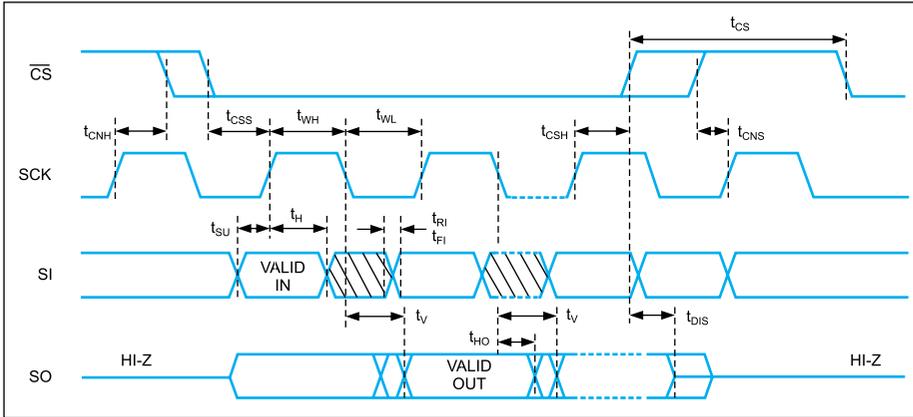


Рис. 15. Диаграмма сигналов при обмене данными по SPI-интерфейсу

После включения напряжения питания на вывод \overline{CS} необходимо подать низкий уровень для перевода в состояние готовности к приему любой из шести приведенных в таблице 2 команд.

Чтение данных

Для чтения данных из EEPROM необходимо подать команду READ, вслед за которой должен следовать адрес.

Запись данных

После подачи напряжения питания микросхемы с SPI-интерфейсом переходят в состояние с запрещенной записью и режимом Standby. Для выполнения любых операций записи на микросхему необходимо подать команду WREN. Для записи данных, кроме подачи команды WRITE, адреса и данных, необходимо вначале разрешить запись — путем установки некоторых битов регистра состояния.

После успешной записи байта/страницы или регистра состояния микросхема переходит в режим защиты от записи. Микросхемы имеют встроенный самотазируемый механизм записи. Для запуска внутреннего цикла записи после заданного количества импульсов тактовой частоты на вход \overline{CS} необходимо подать высокий логический уровень. Попытки доступа к микросхеме при выполнении внутреннего цикла записи игнорируются до тех пор, пока не будет завершена операция программирования.

Большинство микросхем памяти с SPI-интерфейсом выпускаются в корпусах с восемью выводами. Внешний вид корпусов показан на рис. 16.

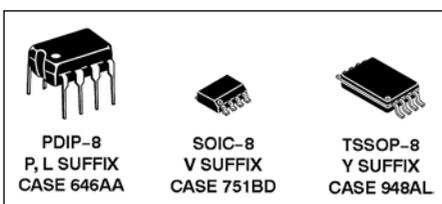


Рис. 16. Корпуса микросхем памяти с SPI-интерфейсом

Микросхемы памяти Serial EEPROM с интерфейсом SPI

Микросхемы Serial EEPROM с SPI-интерфейсом рассчитаны на 1 млн циклов программирования/стирания и имеют время хранения данных 100 лет.

Микросхемы Serial EEPROM с интерфейсом SPI представлены несколькими семействами:

- Низковольтные микросхемы CAT25xxx емкостью 1–1024 кбит.
- Микросхемы CAV25xxx емкостью 1–1024 кбит для автомобильных приложений.
- Микросхемы CAT64LC40 емкостью 4 кбит с аппаратным сбросом.
- Микросхемы CAT150xx супервизоров напряжения со встроенной Serial EEPROM емкостью 2–16 кбит.

Семейство CAT25xxx

Семейство CAT25xxx (табл. 21) состоит из микросхем памяти Serial EEPROM емкостью 1–1024 кбит с интерфейсом SPI с 8-битной внутренней организацией. Скорость обмена данными по шине SPI может достигать 20 МГц (5 В). Поддерживаются режимы SPI

(0,0) и (1,1). Программная и аппаратная блокировка 1/4, 1/2 или всего массива EEPROM. В микросхемы CAT25128/25256/25512 встроен механизм коррекции ошибок (Error Correction Code, ECC), что позволяет использовать их в приложениях с повышенными требованиями к надежности.

В микросхемах CAT25xxx есть также схема сброса при подаче напряжения питания (Power-On Reset, POR), которая защищает внутреннюю логику от перехода в неправильное начальное состояние при включении. После достижения напряжением питания порогового верхнего уровня схемы POR микросхема переходит в режим Standby. При падении напряжения питания ниже нижнего порогового уровня схемы POR микросхема переходит в режим Reset. Такое поведение схемы POR защищает микросхему от brown-out сбоев при временном пропадании напряжения питания.

Семейство CAV250xx

Микросхемы CAV25xxx — это EEPROM с 8-битной внутренней организацией и буфером записи страниц размером 32 (CAV25080/CAV25160) или 64 (CAV25640/CAV25128) байта. Они поддерживают скорость обмена по SPI-интерфейсу до 10 МГц в режимах (0,0) и (1,1). Микросхемы имеют программную и аппаратную защиту от записи, которая позволяет заблокировать 1/4, 1/2 или весь массив EEPROM.

Микросхемы CAV25xxx имеют напряжение питания 2,5–5,5 В и предназначены для работы в промышленном, расширенном и автомобильном диапазоне температур от –40 до +125 °С. Основные параметры микросхем CAV250xx приведены в таблице 22.

При подаче напряжения питания CAV250xx переходят в состояние с защитой от записи. Микросхемы содержат триггер защиты от записи (Write Enable Latch, WEL), который нужно установить перед попыткой записи в массив памяти или в регистр состояния.

Таблица 21. Основные параметры микросхем CAT25xxx

Тип микросхемы	Емкость, кбит	Организация, бит	Буфер записи, байт	F _{clock} (max), кГц	t _{acc} (max), нс	V _{cc} , В	I _{standby} (max), мкА	I _{set} (max), мА	Рабочая температура, °С	Тип корпуса					
										PDIP-8	SOIC-8	MSOP-8	TSSOP-8	TDFN-8	UDFN-8
CAT25010	1	128×8	16	10 000	–	1,8–5,5	2	2	–40...+85	+	+	+	+	+	+
CAT25020	2	256×8	16	10 000	–	1,8–5,5	2	2	–40...+85	+	+	+	+	+	+
CAT25040	4	512×8	16	10 000	–	1,8–5,5	2	2	–40...+85	+	+	+	+	+	+
CAT25080	8	1К×8	32	10 000	–	1,8–5,5 2,5–5,5	2	2	–40...+85 –40...+125	+	+		+	+	+
CAT25160	16	2К×8	32	10 000	40	1,8–5,5 2,5–5,5	2	2	–40...+85 –40...+125	+	+		+	+	+
CAT25320	32	4К×8	32	10 000	40	1,8–5,5	2; 3; 5	2	–40...+85 –40...+125	+	+		+	+	+
CAT25640	64	8К×8	64	10 000	40	1,8–5,5 2,5–5,5	2	2	–40...+85 –40...+125	+	+		+	+	+
CAT25128	128	16К×8	64	10 000	140	1,8–5,5	2; 3; 5	2	–40...+85 –40...+125	+	+		+	+	+
CAT25256	256	32К×8	64	10 000	40	1,8–5,5	2; 3; 5	2	–40...+85 –40...+125	+	+		+	+	+
CAT25512	512	64К×8	128	10 000 20 000	40	1,8–5,5 2,5–5,5	1; 3	3	–40...+85 –40...+125	+	+		+	+	+
CAT25M01	1024	128К×8	128	–	–	1,8–5,5	–	–	–40...+85		+		+		

Таблица 22. Основные параметры микросхем CAV250xx

Тип микросхемы	Емкость, кбит	Организация, бит	F _{cycle} (max), кГц	t _{acc} (max), нс	V _{CC} В	I _{standby} (max), мкА	I _{act} (max), мА	Рабочая температура, °С	Тип корпуса	
									SOIC-8	TSSOP-8
CAV25080	8	1К×8	10	40	2,5–5,5	2	2	–40...+125	+	+
CAV25160	16	2К×8	10	–					+	+
CAV25640	64	8К×8	10	40					+	+
CAV25128	128	16К×8	10	40					+	+

Кроме того, адрес области памяти, в которую необходимо произвести запись, должен располагаться за пределами защищенной области, задаваемой битами WP0 и WP1 регистра состояния.

Семейство CAT64LC40

Микросхема CAT64LC40 (рис. 17 и табл. 23) — это Serial EEPROM емкостью 4 кбит с организацией 256×16 бит.

К особенностям CAT64LC40 можно отнести самосинхронизируемый цикл записи с автоматической очисткой; наличие вывода аппаратного сброса; аппаратную и программную защиту от записи, а также защиту от записи при включении; наличие вывода RDY/BSY для индикации окончания записи.

Микросхемы CAT64LC40 имеют напряжение питания 2,5–6 В. Выпускаются различные модификации CAT64LC40 для работы в коммерческом, промышленном или автомобильном температурном диапазоне.

Основные параметры микросхем CAT64LC40:

- емкость — 4 бит;

- организация — 256×16 бит;
- F_{cycle} (max) — 1000 кГц;
- t_{acc} (max) — 300 нс;
- V_{CC} — 2,6–6 В;
- I_{standby} (max) — 3 мкА;
- I_{act} (max) — 3 мА;
- диапазон рабочих температур — –40...+85 °С;
- типы корпусов — PDIP-8, SOIC-8, TSSOP-8.

Особенности работы

Микросхемы CAT64LC40 предназначены для работы с любыми микроконтроллерами, поддерживающими 8-битный SPI-интерфейс и 16-битные инструкции READ, WRITE, EWEN и EWDS. Микросхемы имеют встроенный генератор высокого напряжения, необходимого для программирования. Инструкции, адреса и данные записываются через вывод DI по спадающему фронту на выводе SK. Выход DO обычно находится в состоянии с высоким импедансом, за исключением вывода данных при операции READ или вывода состояния RDY/BSY при операции WRITE.

Особенности протокола обмена

Все инструкции состоят из 4-битовой стартовой последовательности (1010), 4-битового кода операции, 8-битового адреса или холостых битов. Для операции WRITE за 8-битовым полем адреса должно следовать 16-битовое поле данных. Любые данные перед стартовой последовательностью игнорируются. Перед выполнением каждой инструкции (перед начальной 4-битовой последовательностью) требуется HIGH-to-LOW перепад на выводе CS.

Вход сброса RESET

При подаче на вывод RESET высокого уровня (HIGH) произойдет сброс или прерывание операции WRITE и перевод выхода DO в состояние с высоким импедансом. Если на выводе RESET появляется высокий уровень HIGH, при выполнении операции CLEAR/WRITE операция будет прервана и вывод RDY/BSY перейдет в состояние READY. Состояние вывода RESET влияет только на операции WRITE/WRITEALL.

Семейство CAT150xx

Микросхемы CAT150xx сочетают в себе функцию точного мониторинга напряжения с помощью автономного супервизора и функцию хранения информации с высоким качеством и надежностью в стандартном EEPROM от ON Semiconductor. Наличие семи модификаций, различающихся порогом срабатывания, позволяет использовать CAT150xx в системах с напряжением питания 2,5, 3, 3,3 и 5 В. Надежность сброса гарантируется до напряжения питания V_{CC}, равного 1 В. Поддерживается скорость обмена данными по SPI-интерфейсу до 10 МГц. Буфер записи страницы имеет размер 16 байт для CAT15002/CAT15004 или 32 байта для CAT15008/CAT15016.

Микросхемы CAT150xx выпускаются в корпусе SOIC-8, имеют напряжение питания 2,5–5,5 В и предназначены для работы в промышленном температурном диапазоне.

Основные параметры микросхем CAT150xx приведены в таблице 24, назначенные выводов — на рис. 18а, а блок-схема — на рис. 18б.

Таблица 23. Назначение выводов CAT64LC40

Обозначение	Наименование	Функция
CS	Chip Select	Выборка микросхемы
SK	Clock Input	Вход синхросигнала
DI	Serial Data Input	Последовательный вход данных
DO	Serial Data Output	Последовательный выход данных
VCC	Power Supply	Напряжение питания
GND	Ground	Общая шина («земля»)
RESET	Reset	Сброс
RDY/BSY	Ready/BUSY Status	Состояние Ready/BUSY

Таблица 24. Основные параметры микросхем CAT150xx

Тип микросхемы	Емкость, кбит	Организация, бит	F _{cycle} (max), кГц	V _{CC} В	I _{standby} (max), мкА	I _{act} (max), мА	Рабочая температура, °С	Тип корпуса
								SOIC-8
CAT15002	2	256×8	10 000	2,5–5,5	25	2	–40...+85	+
CAT15004	4	512×8						+
CAT15008	8	1К×8						+
CAT15016	16	2К×8						+

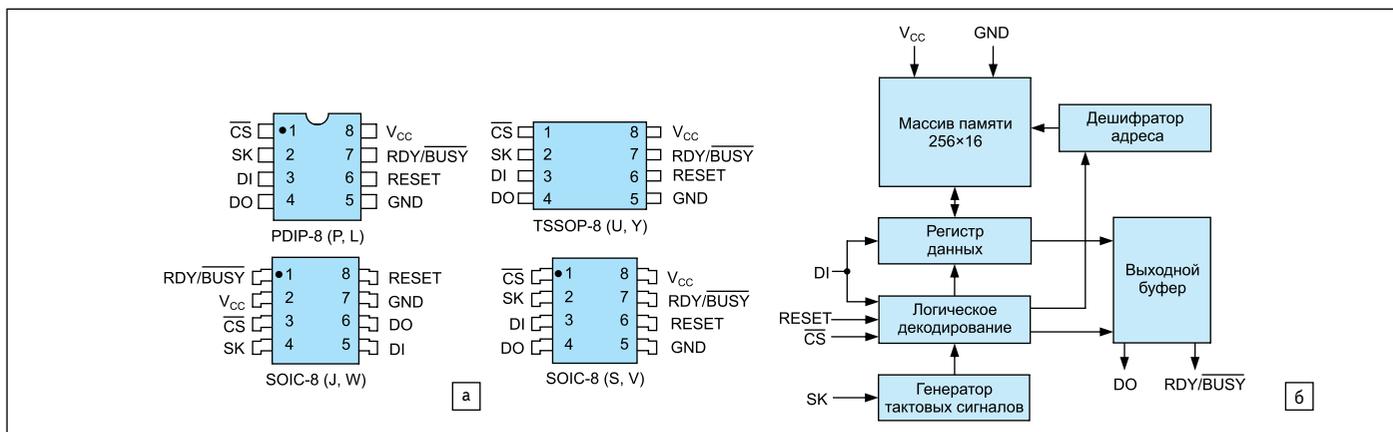


Рис. 17. Микросхема CAT64LC40: а) назначение выводов; б) блок-схема

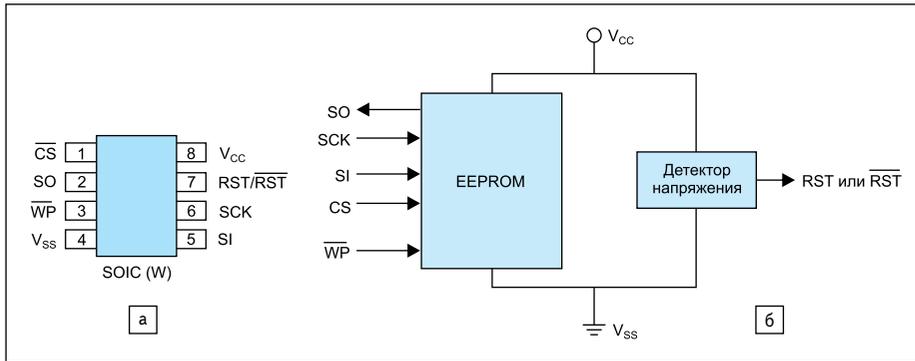


Рис. 18. Микросхема CAT150xx: а) назначение выводов; б) блок-схема

Контроллер сброса

Микросхемы CAT150xx9 имеют низкий (LOW) активный выходной уровень контроллера сброса, а CAT150xx1 — высокий (HIGH). Активный уровень сигнала появляется на выходе контроллера сброса, когда напряжение питания становится ниже нижнего порога срабатывания, и остается еще в течение 140 мс (tPURST) после того, как напряжение увеличится выше верхнего порогового уровня.

Микросхемы CAT150xx защищают микроконтроллеры от brown-out сбоев. Небольшой скачок напряжения V_{CC} длительностью 4 мкс или меньше и амплитудой до 100 мВ не вызывает генерацию сигнала сброса.

Микросхемы памяти EEPROM с интерфейсом MicroWire

Семейство CAT93Cxx

Семейство CAT93Cxx состоит из микросхем памяти Serial EEPROM емкостью 1, 2, 4, 6 и 16 кбит с интерфейсом MicroWire. Они выполнены по Low Power CMOS технологии, и их можно сконфигурировать как набор 16-битных (вывод ORG подключен к V_{CC}) или 8-битных (вывод ORG подключен к GND) регистров. Информация в каждый регистр может быть записана (или прочитана из регистра) по последовательному интерфейсу с использованием выводов DI (или DO).

Микросхемы CAT93Cxx (табл. 25) имеют встроенный самотактируемый механизм записи с автоматическим стиранием программируемых блоков памяти и механизм последовательного чтения (для новых микросхем).

Внутренняя схема сброса при включении (Power-on-Reset, PoR) предотвращает переход блоков микросхемы в момент подачи напряжения питания в неверное состояние. Механизм защиты от записи включает в себя программную защиту и защиту при подаче напряжения питания.

Микросхема CAT93C46R имеет внутренний счетчик тактов выполнения инструкций, который обеспечивает повышенную помехозащищенность для команд записи/стирание.

На рис. 19а показано условное обозначение микросхем CAT93Cxx, на рис. 19б — назначение выводов, а на рис. 19в — типы корпусов.

Микросхемы CAT93Cxx имеют высокое быстродействие и способны работать на тактовой частоте 4 МГц при напряжении питания 5 В. При напряжении питания 1,8 В максимальная частота тактирования снижается до 2 МГц.

Долговечность CAT93Cxx составляет 1 млн циклов программирования/стирания при времени хранения информации 100 лет.

Микросхемы CAT93Cxx (табл. 26) имеют напряжение питания 1,8–5,5 В (1,65–5,5 В) и предназначены для работы в промышленном или расширенном температурном диапазоне.

Принцип работы

Семейство CAT93Cxx состоит из микросхем энергонезависимой памяти, предназна-

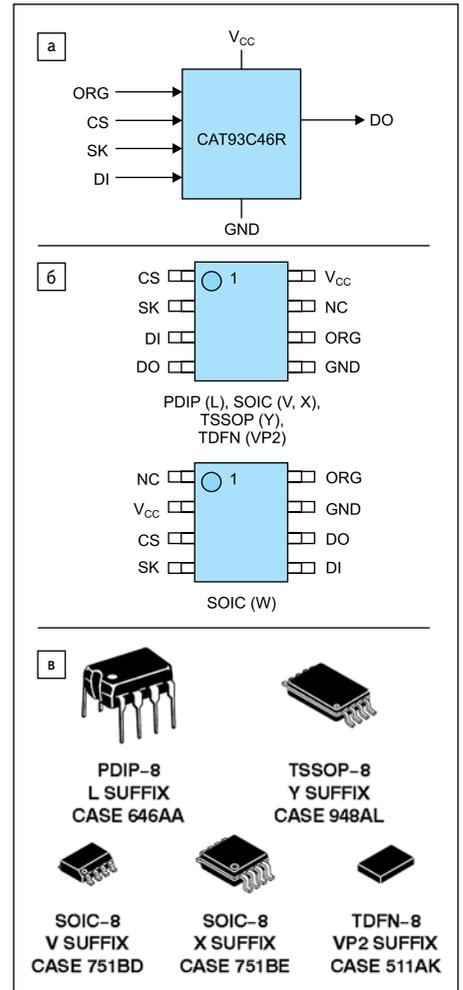


Рис. 19. Микросхема CAT93Cxx: а) условное обозначение; б) назначение выводов; в) типы корпусов

ченных для использования со стандартными для промышленных применений микропроцессорами. Микросхемы CAT93Cxx могут работать как в 16- (×16), так и в 8-разрядном (×8) режиме. Управление операциями чтения, записи или стирания микросхемы осуществляется с помощью семи инструкций. В режиме ×16 инструкции 9-битные, в режи-

Таблица 26. Основные параметры микросхем CAT93Cxx

Тип микросхемы	Емкость, кбит	Организация, бит	F _{опер.} (max), кГц	t _{ACC} (max), нс	V _{CC} , В	I _{standby} (max), мкА	I _{act} (max), мА	Рабочая температура, °С	Тип корпуса						
									PDIP-8	SOIC-8	MSOP-8	TSSOP-8	TSOT-23-5	TDFN-8	UDFN-8
CAT93C46	1	128×8 64×16	2000	250	1,65–5,5 1,8–5,5	2	3	-20...+80 -40...+85 -40...+125	+	+		+		+	+
CAT93C46R	1	128×8 64×16			1,8–5,5	2	3	-40...+85	+	+		+		+	
CAT93C56	2	256×8 128×16			1,8–5,5	4	1	-40...+85 -40...+125	+	+		+		+	
CAT93C57	2	256×8 128×16			1,8–5,5	4	1	-40...+85	+	+		+			
CAT93C66	4	512×8 256×16			1,8–5,5	2; 4	1; 3	-40...+85 -40...+125	+	+		+		+	
CAT93C76	8	1К×8 512×16	2000	150	1,8–5,5	10	3	-40...+85	+	+		+			
CAT93C86	16	2К×8 1К×16	2000	150	1,8–5,5	10	3	-40...+85	+	+		+			+

Таблица 25. Назначение выводов интерфейса MicroWire

Обозначение	Наименование	Функция
DI	Serial Data Input	Последовательный вход данных
DO	Serial Data Output	Последовательный выход данных
SK	Clock Input	Вход сигнала тактирования
CS	Chip Select	Вход выборки микросхемы
ORG	Memory Organization	Переключение типа организации памяти: ORG = V _{CC} — 16 бит; ORG = GND — 8 бит
V _{CC}	Power Supply	Напряжение источника питания
GND	Ground	Общая шина («земля»)
NC	No Connection	Не подключать

Таблица 27. Набор инструкций CAT93Cxx

Инструкция	Старт-бит	Код операции	Адрес		Данные		Комментарий
			×8	×16	×8	×16	
READ	1	10	A6–A0	A5–A0			Чтение адреса AN–A0
ERASE	1	11	A6–A0	A5–A0			Очистка адреса AN–A0
WRITE	1	01	A6–A0	A5–A0	D7–D0	D15–D0	Запись по адресу AN–A0
EWEN	1	00	11xxxx	11xxxx			Разрешение записи
EWDS	1	00	00xxxx	00xxxx			Запрет записи
ERAL*	1	00	10xxxx	10xxxx			Стереть всю микросхему
WRAL*	1	00	01xxxx	01xxxx	D7–D0	D15–D0	Заполнить всю микросхему данными D7–D0 (D15–D0)

Примечание. * Недоступно при $V_{CC} < 1,8$ В.

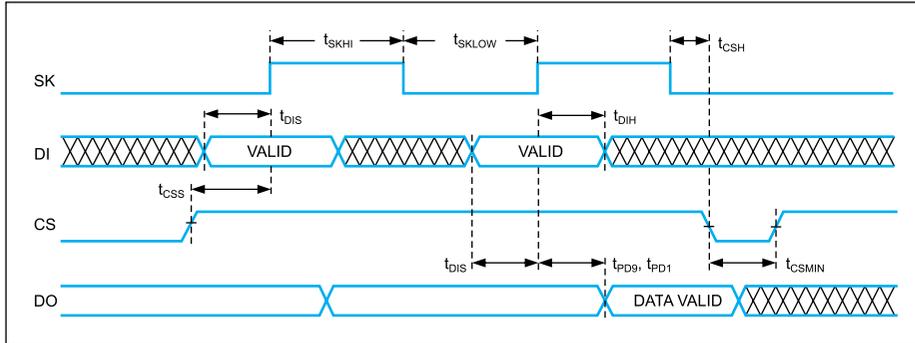


Рис. 20. Временная диаграмма обмена данными для CAT93Cxx

×8 — 10-битные. Набор инструкций приведен в таблице 27.

Микросхемы CAT93Cxx работают от однополярного источника питания и с помощью встроенной схемы вырабатывают высокое напряжение, необходимое для операций записи.

На рис. 20 показана временная диаграмма обмена данными для CAT93Cxx. Инструкции, адреса и записываемые данные принимаются с вывода DI по нарастающему фронту на входе тактирования SK. Вывод DO в нормальном режиме находится в состоянии с высоким импедансом, за исключением моментов чтения данных из микросхемы или проверки

состояния «Готов/занят» (READY/BUSY) при выполнении операции записи.

Состояние READY/BUSY можно определить после начала внутреннего цикла записи, подав на вывод CS высокий логический уровень и опрашивая вывод DO: низкий уровень на DO указывает, что операция записи еще не завершилась, в то время как высокий уровень на DO указывает, что устройство готово к приему следующей инструкции. При необходимости вывод DO можно перевести обратно в состояние с высоким импедансом в процессе выборки микросхемы, подав фиктивную «лог. 1» на вывод DI. При этом вывод DO перейдет в состояние с высо-

ким импедансом по нарастающему фронту на выводе SK. Перевод вывода DO в состояние с высоким импедансом рекомендуется для приложений, в которых выводы DI и DO соединены вместе, — для формирования общей линии DI/DO. Флаг READY/BUSY можно отключить только для состояния READY; изменения в состоянии BUSY недопустимы.

Все инструкции, направляемые в микросхему, имеют следующий формат: стартовый бит — «лог. 1»; 2 (или 4) бита — код операции, 6-битовый в режиме ×16 (или 7-битовый в режиме ×8) код операции; для операций чтения 16-битное поле данных в режиме ×16 (8-битное в режиме ×8).

Микросхемы памяти Serial EEPROM с интерфейсом TWI

Семейство LE24Xxxx

LE24Xxxx — это семейство микросхем Serial EEPROM емкостью 4–512 кбит. Их выпускает по CMOS EEPROM технологии компания SANYO. Микросхемы имеют двухпроводной последовательный интерфейс (Two Wire Interface, TWI), совместимый с I²C-протоколом обмена с памятью. Максимальная скорость обмена данными составляет 400 кГц. Микросхемы LE24Xxxx выпускаются в чрезвычайно маленьких корпусах, поэтому они наилучшим образом приспособлены для применения в приложениях, для которых необходима перезаписываемая энергонезависимая память для хранения настроек.

Напряжение источника питания составляет 1,7–3,6 В (для операций чтения). Микросхемы LE24Xxxx имеют чрезвычайно низкий потребляемый ток (не более 2 мкА в режиме Standby и не более 0,5 мА в активном режиме, при выполнении операций чтения) и высокую надежность (10⁶ циклов стирание/чтение для LE24512AQF и 10⁵ — для остальных микросхем). Время хранения информации составляет 20 лет.

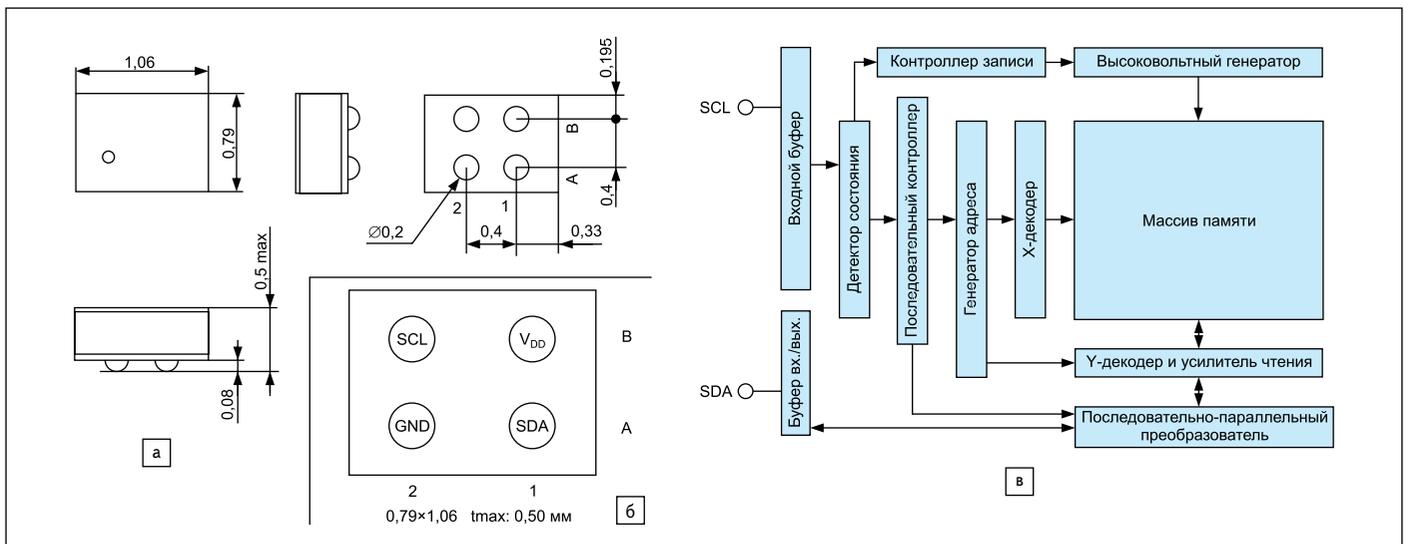


Рис. 21. Микросхема LE24Xxxx: а) габаритные размеры; б) назначение выводов; в) блок-схема

Таблица 28. Назначение выводов микросхем LE24Xxxx

Вывод	Обозначение	Наименование	Функция
LE24L042CS			
PIN.A1	SDA	Serial Data Input/Output	Последовательный вход/выход данных
PIN.A2	GND	Ground	Общая шина («земля»)
PIN.A3	VDD	Power Supply	Напряжение источника питания
PIN.A4	SCL	Serial Clock Input	Последовательный вход тактирования
LE2416RLBXA/LE24162LBXA			
PIN.A1	VDD	Power Supply	Напряжение источника питания
PIN.A2	VDD2	Power Supply for WP pin	Напряжение источника питания для вывода WP
PIN.B1	WP	Write Protect	Вход защиты от записи
PIN.B2	VSS	Ground	Общая шина («земля»)
PIN.C1	SCL	Serial Clock Input	Последовательный вход тактирования
PIN.C2	SDA	Serial Data Input/Output	Последовательный вход/выход данных
LE24512AQF			
PIN.1	S0	Slave Device Address 0	Адрес на шине 0
PIN.2	S1	Slave Device Address 1	Адрес на шине 1
PIN.3	S2	Slave Device Address 2	Адрес на шине 2
PIN.4	GND	Ground	Общая шина («земля»)
PIN.5	SDA	Serial Data Input/Output	Последовательный вход/выход данных
PIN.6	SCL	Serial Clock Input	Последовательный вход тактирования
PIN.7	WP	Write Protect	Вход защиты от записи
PIN.8	VDD	Power Supply	Напряжение источника питания

Таблица 29. Основные параметры LE24Xxxx

Тип микросхемы	Емкость, кбит	Организация, бит	F _{счтв} (max), кГц	I _{счтв} (max), мА	V _{сс} , В	I _{пит} (max), мА	I _{пит} (max), мА	Рабочая температура, °С	Тип корпуса	
									WDFN8	VSON8K
LE24L042CS-B	4	512×8						-40...+85	+	+
LE24162LBXA	16	2K×8	400	900	1,7-3,6	2	0,5		+	+
LE2416RLBXA	16	2K×8							+	+
LE24512AQF	512	64K×8							+	+

Операции чтения могут производиться как в режиме последовательного, так и в режиме произвольного доступа. Для ускорения операций записи служит буфер страниц размером 16 байт (128 байт для LE24512AQF). На выводе WP микросхема LE2416RLBXA имеет встроенные Pull-up резисторы сопротивлением 5 кОм (тип.).

На рис. 21а приведены габаритные размеры, на рис. 21б и в таблице 28 назначение выводов, на рис. 21в — блок-схема, а в таблице 29 — основные параметры микросхем LE24Xxxx. Микросхемы LE24Xxx имеют напряжение питания 1,7-3,6 В и предназначены для работы в промышленном температурном диапазоне.

Микросхемы EEPROM-памяти с параллельным интерфейсом

Семейство CAT28LV65

Семейство Parallel EEPROM представлено микросхемой CAT28LV65 (табл. 30, 31) низковольтной памяти емкостью 64 кбит, с малым энергопотреблением и внутренней ор-

Таблица 30. Назначение выводов CAT28LV65

Обозначение	Наименование	Функция
A ₀ -A ₁₂	Address Inputs	Адресные входы
I/O ₀ -I/O ₇	Data Inputs/Outputs	Входы/выходы данных
CE	Chip Enable	Разрешение работы микросхемы
OE	Output Enable	Разрешение вывода данных
RDY/BSY	Ready/Busy Status	Флаг состояния готов/занят
WE	Write Enable	Разрешение записи
VCC	Power Supply	Напряжение питания
VSS	Ground	Общая шина («земля»)
NC	No Connect	Не подключать

Таблица 31. Основные параметры микросхемы CAT28LV65

Параметры	CAT28LV65
Время доступа на чтение, нс	150/200/250
Время выполнения цикла записи, мс	5
Совместимость по входным/выходным уровням	CMOS и TTL
Напряжение питания, В	3-3,6
Ток потребления в активном режиме, мА	8
Ток потребления в режиме Standby, мкА	100
Количество циклов записи/стирания	100 000
Время хранения информации	100 лет
Тип корпуса	DIP-28, TSOP-28, SOIC-28, PLCC-32
Температурный диапазон	Коммерческий, промышленный и автомобильный

ганизацией 8K×8 бит. Ее производят по расширенной CMOS-технологии с плавающим затвором. Для внутрисистемного программирования микросхем требуется простейший интерфейс. В микросхеме реализована крайне простая логика выполнения опера-

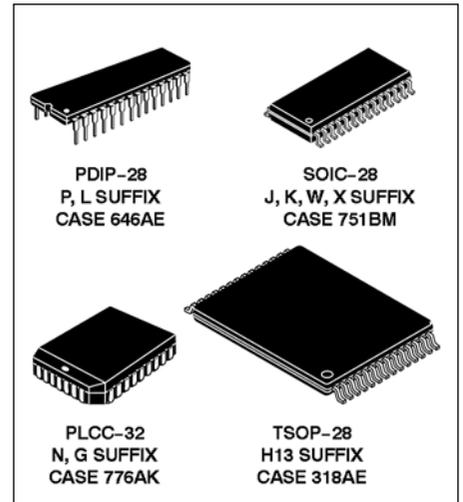


Рис. 22а. Типы корпусов микросхемы CAT28LV65

ции записи: адрес и данные защелкиваются во внутренних регистрах; запускается цикл записи с автоматическим тактированием и предварительным стиранием информации. Для сигнализации о начале и завершении процесса записи используются метод DATA Polling, вывод флага RDY/BUSY и изменение бита состояния. Кроме того, CAT28LV65 имеют аппаратную и программную защиту от записи. Буфер записи страницы имеет размер 32 байта, что позволяет автоматически записывать от 1 до 32 байт в одном цикле записи длительностью 5 мс.

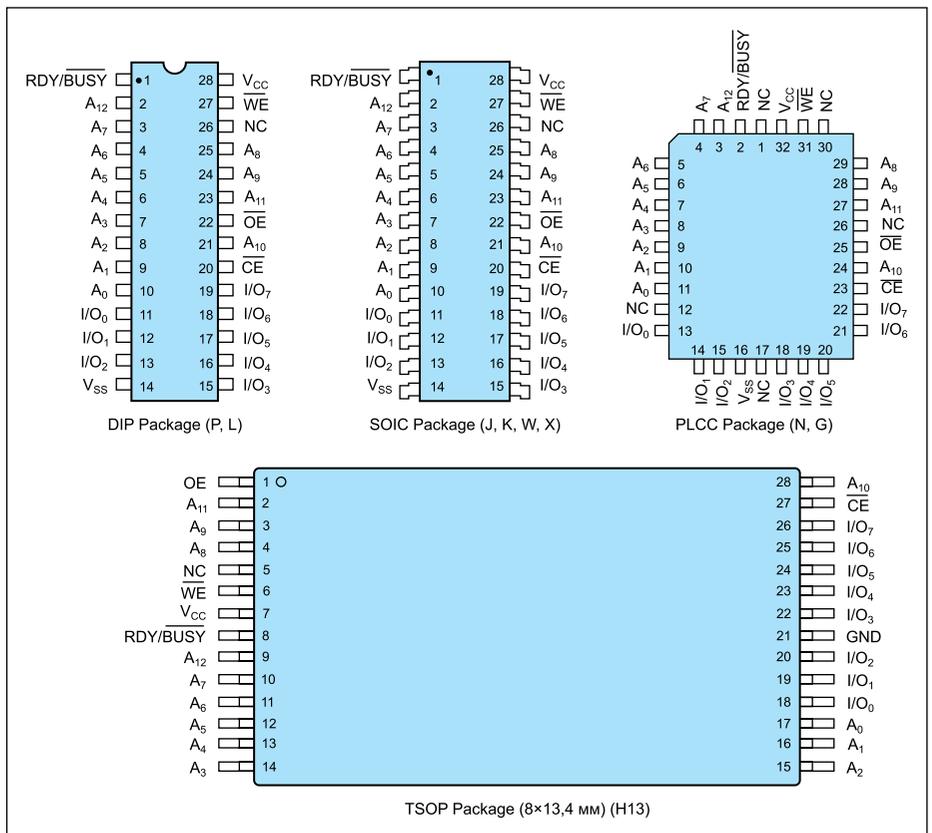


Рис. 22б. Назначение выводов микросхемы CAT28LV65

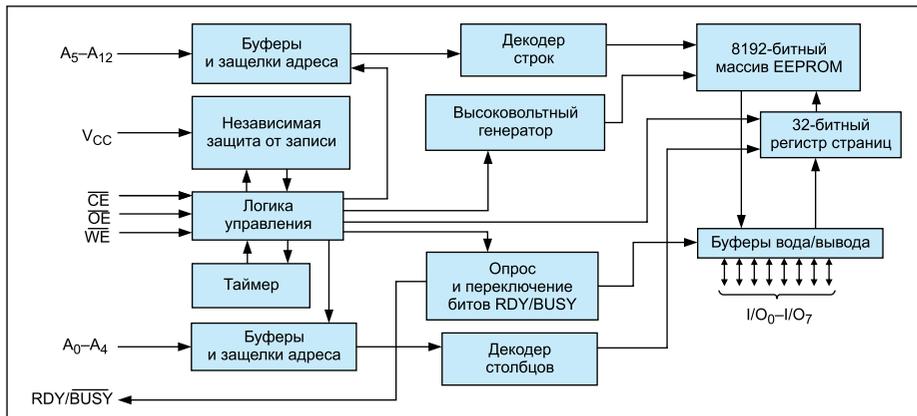


Рис. 23. Блок-схема CAT28LV65

Таблица 32. Список операций, поддерживаемых CAT28LV65

Операция	Описание
Read	Чтение
Byte Write	Запись байта
Page Write	Запись страницы
Data Polling	Метод определения завершения цикла записи путем попыток прочитать последний записанный байт. В процессе записи на выводе I/O7 присутствует дополнительный код (сигнал на выводах I/O0-I/O6 не определен). После завершения цикла записи последний введенный байт вновь целиком доступен для чтения
Toggle Bit	Метод определения завершения цикла записи путем опроса вывода I/O6. Во время выполнения цикла записи состояние этого вывода меняется. После завершения цикла записи на выводе присутствует шестой бит последнего записанного байта
Ready/Busy (RDY/BUSY)	Выходной сигнал готовности/ожидания. Вывод с открытым стоком. Состояние меняется при начале и после завершения цикла записи
Hardware Data Protection	Аппаратная защита от записи: 1. Датчик V_{CC} обеспечивает защиту от записи при $V_{CC} < 2 В$. 2. Механизм задержки, tNIT, обеспечивает задержку 5–10 мс перед началом записи, после того как V_{CC} достигло значения 2,4 В. 3. Запись запрещена, если на выводе OE низкий, а на выводе CE или WE — высокий уровень. 4. Помехи длительностью < 20 нс по выводам WE или CE не запускают цикл записи
Software Data Protection	Программная защита от записи. Для активации программной защиты от записи необходимо выполнить три команды записи, чтобы задать адрес защищаемых данных. Механизм защиты остается активным до тех пор, пока не будет подана деактивирующая последовательность команд

На рис. 22а представлены типы корпусов, а на рис. 22б — назначение выводов CAT28LV65.

На рис. 23 приведена блок-схема CAT28LV65, а в таблице 32 — список поддерживаемых операций с данными.

Flash-память с последовательным интерфейсом

Компания ONS выпускает три типа микросхем flash-памяти с последовательным интерфейсом, которые отличаются емкостью, напряжением питания и некоторыми другими характеристиками. Они обладают высокой надежностью чтения/записи (до 100 000 циклов, при времени хранения данных до 20 лет). Микросхемы выпускаются в миниатюрных корпусах с восемью выводами и предназначены для работы в промышленном температурном диапазоне (–40...+85 °С).

Для управления обменом данными и режимом работы микросхем с последовательным интерфейсом используется 14 команд, краткое описание которых приведено в таблице 34.

Семейство LE25 U40 CQH/LE25 S40 MB

LE25U40CQH/LE25S40MB представляют собой микросхемы Flash-памяти с SPI-интерфейсом, емкостью 4 Мбит (512×8 бит), в которых добавлены высокопроизводительные функции двойного выхода (Dual Output) и двойного ввода/вывода (Dual I/O).

Таблица 33. Назначение выводов микросхем с последовательным интерфейсом

Обозначение	Функция	Описание
SCK	Serial Clock	Вход тактирования
SI	Serial Data Input	Последовательный вход данных
SO	Serial Data Out	Последовательный выход данных
CS	Chip Select	Выборка микросхемы
WP	Write Protect	Защита от записи
HOLD	Hold	Приостановка обмена по шине
VDD	Power Supply	Напряжение питания
VSS	Ground	Общая шина («земля»)

На рис. 24 и 25 показано назначение выводов и габаритные размеры микросхем, а в таблице 33 расшифровано назначение выводов.

Микросхемы Serial Flash имеют сложную внутреннюю организацию. На рис. 26 показана блок-схема LE25U40CQH.

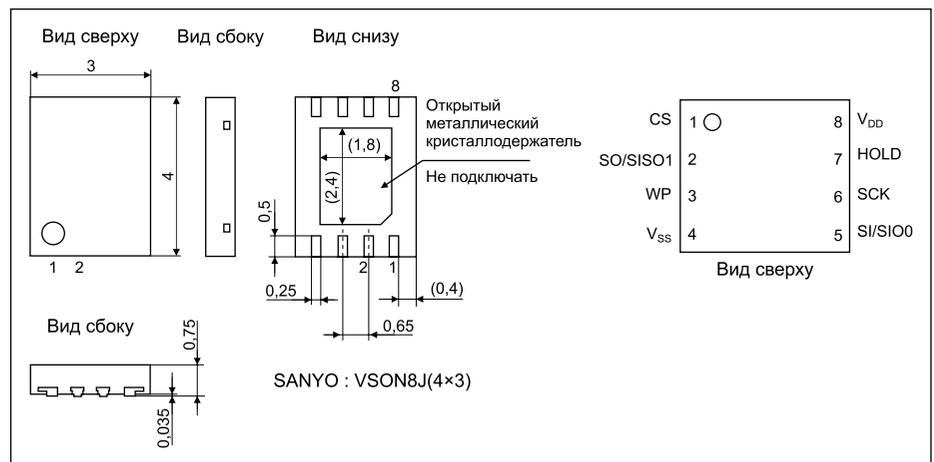


Рис. 24. Назначение выводов и габаритные размеры LE25U40CQH в корпусе VSON8J

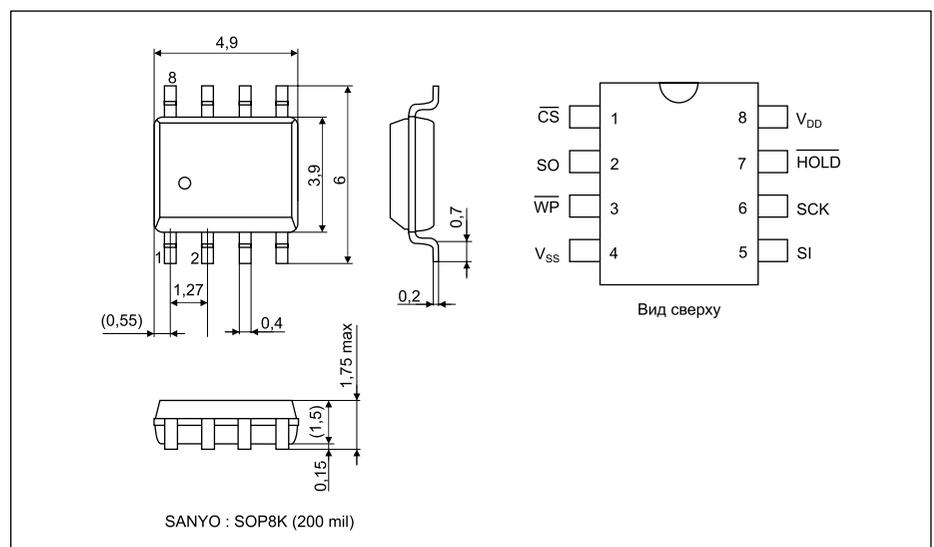


Рис. 25. Назначение выводов и габаритные размеры LE25S40MB/LE25U20AMB в корпусе SOP8K

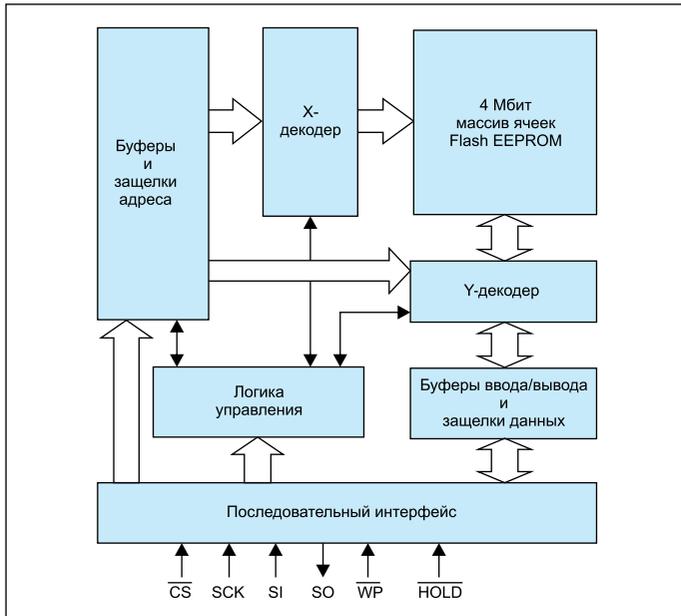


Рис. 26. Блок-схема LE25U40CQH

Таблица 34. Список команд микросхем с последовательным интерфейсом

Команда/циклы шины	1	2	3	4	5	6	N
Read	03h	A23–A16	A15–A8	A7–A0	RD	RD	RD
	0Bh	A23–A16	A15–A8	A7–A0	X	RD	RD
Small sector erase	20h/D7h	A23–A16	A15–A8	A7–A0			
Sector erase	D8h	A23–A16	A15–A8	A7–A0			
Chip erase	60h/C7h						
Page program	02h	A23–A16	A15–A8	A7–A0	PD	PD	PD
Write enable	06h						
Write disable	04h						
Power down	B9h						
Status register read	05h						
Status register write	01h	DATA					
JDECID read	09h						
ID read	ABh	X	X	X			
Power down mode	B9h						
Exit power down mode	ABh						

Номинальное напряжение питания составляет 2,5 В (LE25U40CQH) или 1,8 В (LE25S40MB). Фактически LE25S40MB является версией LE25U40CQH с пониженным напряжением питания. Микросхемы выпускаются в ультракомпактных корпусах с восемью выводами.

Все это делает LE25U40CQH/LE25S40MB идеальными для хранения прикладных программ в таких приложениях, как портативные информационные устройства, для которых критичным параметром является малый размер. Наличие секторов малого размера позволяет хранить большое количество параметров или данных, недоступное для обычных микросхем EEPROM-памяти из-за их недостаточной емкости.

Семейство LE25U20AMB

Микросхемы LE25U20AMB по основным параметрам похожи на LE25U40CQH, но имеют емкость 2 Мбит (256×8 бит), несколько большее время доступа и, как следствие, меньшую рабочую частоту. Основные параметры микросхем Serial Flash памяти приведены в таблице 35.

Микросхемы статических ОЗУ с последовательным интерфейсом Serial SRAM

Семейства Low Power Serial SRAM

В семейство ОЗУ с последовательным интерфейсом входят микросхемы N25S818HA/N25S830HA емкостью 256 кбит с органи-

Таблица 35. Основные параметры микросхем Serial Flash памяти

Тип микросхемы	LE25U40CQH-AH	LE25S40MB-AH	LE25U20AMB-AH
Емкость	4 Мбит	4 Мбит	2 Мбит
Организация	512×8	512×8	256×8
Размер сектора, байт	Малый сектор — 4 / сектор — 64		
tACC max, нс	11	11	15
Рабочая частота, МГц	40	40	30
Время стирания малого сектора	40 мс (тип.) 150 мс (max)		
Время стирания большого сектора	80 мс (тип.) 250 мс (max)		
Время стирания микросхемы	250 мс (тип.) 2 с (max)	300 мс (тип.) 3 с (max)	250 мс (тип.) 1,6 с (max)
Время программирования страницы	6 мс / 256 байт (тип.) 8 мс / 256 байт (max)		4 мс / 256 байт (тип.) 5 мс / 256 байт (max)
Номинальное напряжение питания, В	2,5	1,8	2,5
Напряжение питания, В	2,3–3,6	1,65–1,95	2,3–3,6
I _l (standby) max, мкА	50		
I _{act} max, мА	6		
Последовательный интерфейс	SPI-режимы 0, 3 / сдвоенный выход, сдвоенный I/O		SPI-режимы 0, 3
Программирование	Функции стирания малого сектора, сектора, всей микросхемы		
Программирование страниц	256 байт / стр.		
Функция защиты блоков	+		+
Функции состояния	Информация Ready/Busy, информация о защите		
Тип корпуса	VDFN8 3×4 0,65P, VSON8J (4×3)	SOIC8 SOP8K (200 mil)	SOIC8 SOP8K (200 mil)

зацией 32К×8 бит и N64S818HA/N64S830HA емкостью 64 кбит с организацией 8К×8 бит. Микросхемы производятся по расширенной CMOS-технологии ON Semiconductor, обеспечивающей как высокое быстродействие, так и малое энергопотребление. Для активации обмена данными служит вход выборки микросхемы (CS), а сам обмен осуществляется по последовательному интерфейсу SPI. Вывод HOLD можно использовать для приостановки обмена данными. В состоянии приостановки обмена любые перепады на линиях SPI-интерфейса игнорируются.

Назначение выводов микросхем Serial SRAM приведено на рис. 27 и в таблице 36.

На рис. 28 представлена блок-схема, а в таблице 37 даны основные параметры микросхем Serial SRAM.

Таблица 36. Назначение выводов микросхем Serial SRAM

Обозначение	Функция	Описание
SI	Serial Data In	Вход команд, адресов и данных
SO	Serial Data Out	Вывод данных
SCK	Serial Clock	Вход тактового сигнала
CS	Chip Select	Вход выборки микросхемы
HOLD	Hold	Вход приостановки обмена данными
V _{CC}	Power	Напряжение питания
V _{SS}	Ground	Общая шина («земля»)
NC	No Connect	Не подключать

Таблица 37. Основные параметры микросхем Serial SRAM

Параметры	N25S818HA	N25S830HA	N64S818HA	N64S830HA
Емкость, кбит	256		64	
Организация, бит	32К×8	32К×8	8К×8	8К×8
Быстродействие, МГц	16	20	16	20
Напряжение питания, В	1,7–1,95	2,7–3,6	1,7–1,95	2,5–3,6
Потребляемый ток в режиме ожидания, нА	< 200	< 1000	< 200	< 1000
Потребляемый ток в режиме чтения/записи, мА	< 3 при 1 МГц			
Сигналы управления памятью	Выборка микросхемы (CS) Последовательный вход (SI) Последовательный выход (SO)			
Режимы работы	Чтение и запись слов Страничный режим (размер страницы 32 слова) Пакетный режим (весь массив памяти)			
Автотактируемый цикл записи	+	+	+	+
Встроенная защита от записи (CS High)	+	+	+	+
Вывод HOLD для приостановки обмена	+	+	+	+
Высокая надежность	Неограниченное количество циклов перезаписи			
Тип корпуса	SOIC-8 и TSSOP-8			
Рабочая температура, °C	–40...+85			
Сертификация	Pb-Free, Halogen Free / BFR Free и RoHSt			

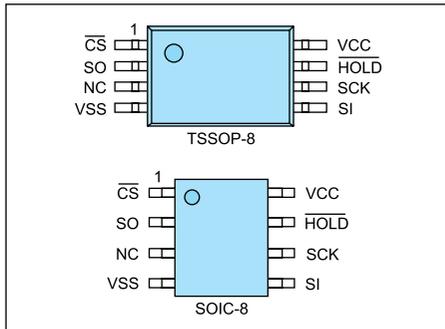


Рис. 27. Назначение выводов микросхем Serial SRAM

Состояние при подаче напряжения питания

Микросхемы имеют схему установки в заданное состояние при подаче напряжения питания. Переход в режим Standby с низким энергопотреблением происходит при $\overline{CS} = 1$. Если $\overline{CS} = 0$, то микросхема возвращается в нормальный режим работы.

Для выполнения основных операций с данными служит набор инструкций, приведенный в таблице 38.

Заключение

В статье были рассмотрены практически все микросхемы памяти, которые выпускает

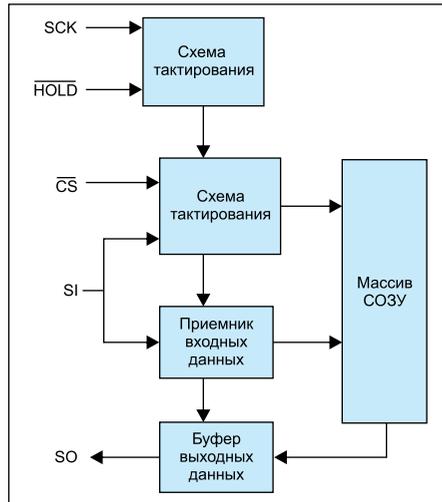


Рис. 28. Блок-схема микросхем Serial SRAM

компания ON Semiconductor. В номенклатуре ONS представлены микросхемы памяти как с последовательными интерфейсами (I²C, SPI, MicroWire), так и с параллельным. Наиболее богат выбор микросхем Serial EEPROM с интерфейсом I²C, среди которых есть микросхемы, предназначенные не только для применения в стандартных условиях, но и в самых жестких (например, автомобильных) условиях эксплуатации. Среди микросхем

Таблица 38. Набор инструкций Serial SRAM

Команда	Формат	Описание
READ	0000 0011	Чтение данных из памяти, начиная с выбранного адреса
WRITE	0000 0010	Запись данных в память, начиная с выбранного адреса
RDSR	0000 0101	Чтение регистра состояния
WRSR	0000 0001	Запись в регистр состояния

Serial EEPROM есть поистине уникальные устройства, которые объединяют в своем составе блок ЗУ, супервизор напряжения питания, сторожевой таймер и некоторые другие блоки. Столь широкий выбор микросхем памяти с богатым набором дополнительных функций позволяет разработчику при проектировании конечных изделий ориентироваться на продукцию одной компании. Это приводит к сокращению времени разработки конечного устройства, сроков поставки комплектующих, уменьшению стоимости изделий и повышению их надежности. ■

Литература

1. Serial EEPROM Memory. <http://www.onsemi.com/PowerSolutions/parametrics.do?id=2311>
2. Flash Memory. <http://www.onsemi.com/PowerSolutions/parametrics.do?id=2310>
3. Serial SRAM Memory. <http://www.onsemi.com/PowerSolutions/parametrics.do?id=2206>