

Российская силовая электроника:

разворот на Восток и доступная функциональность.

Часть 3. Firstack Technology

Мы продолжаем серию статей, посвященных наиболее интересным производителям компонентов силовой электроники из Китая. В прошлом выпуске [1] было рассказано о Novosense Semiconductor — фирме, чья продукция способна заменить широко известные IC-драйверы Power Integration, Infineon, Avago и другие микросхемы, необходимые для реализации цифрового привода. Интегральный драйвер — один из вариантов реализации устройства управления изолированными затворами, развитием которого являются ядро и plug-and-play. Их разработкой и производством занимается компания Firstack Technology.

Денис Новоторженцев¹

denis_n@npkexpert.ru

Андрей Колпаков¹

akolpakov@npkexpert.ru

Знакомьтесь: Firstack Technology

Немного теории

Компания Hangzhou Firstack Technology Co., Ltd, расположенная в Северном технологическом парке Ханчжоу, специализируется на разработке и производстве IGBT-драйверов. Некоторые продукты Firstack — прямые аналоги всемирно известных устройств управления изолированными затворами Power Integration. Компания удостоена звания «Национальное высокотехнологичное предприятие», а выпускаемая продукция сертифицирована по ISO9001.

Firstack является лидером китайского рынка в области разработки интеллектуальных цифровых IGBT-драйверов. Гамма продуктов компании включает ядра, а также устройства класса plug-and-play, предназначенные для непосредственного соединения с IGBT в стандартных 62-мм корпусах, Econo-Dual, Prime-PACK, INV, INM. Кроме этого, Firstack выпускает специализированные платы для управления сборками параллельных IGBT, трехуровневыми модулями Prime-PACK и транспортными IGBT в конструктиве HP1 и Econo.

IC, ядро, plug-and-play

Коммерческие устройства управления изолированными затворами IGBT/MOSFET/SiC подразделяются на три класса:

- Интегральный драйвер (Driver IC):** этот термин охватывает широкий класс микросхем от простейших устройств сдвига уровня (например, с логическим входом 3,3 В и биполярным выходом) до сложных твердотельных IC, совмещающих на одном кристалле логику управления, изолирующий барьер и выходной буферный каскад. В первом случае применение IC требует дополнительной схемы изоляции, источника питания и выходного усилителя. Устройства второго типа являются функционально законченными, но из-за физических ограничений не могут работать в приложениях высокой мощности. Примером одного из наиболее продвинутых IC-драйверов служит NSi66*1 производства Novosense [1].

¹ НПК «Эксперт».

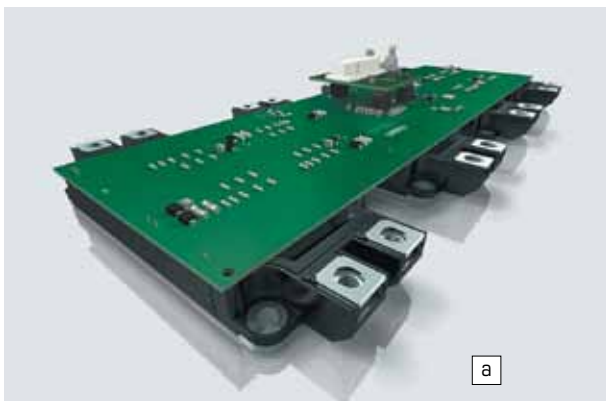


Рис. 1. а) Ядро драйвера, управляющее четырьмя параллельными модулями в конструктиве Econo-Dual через плату адаптера; б) plug-and-play-драйвер Firstack с модулем Econo-Dual

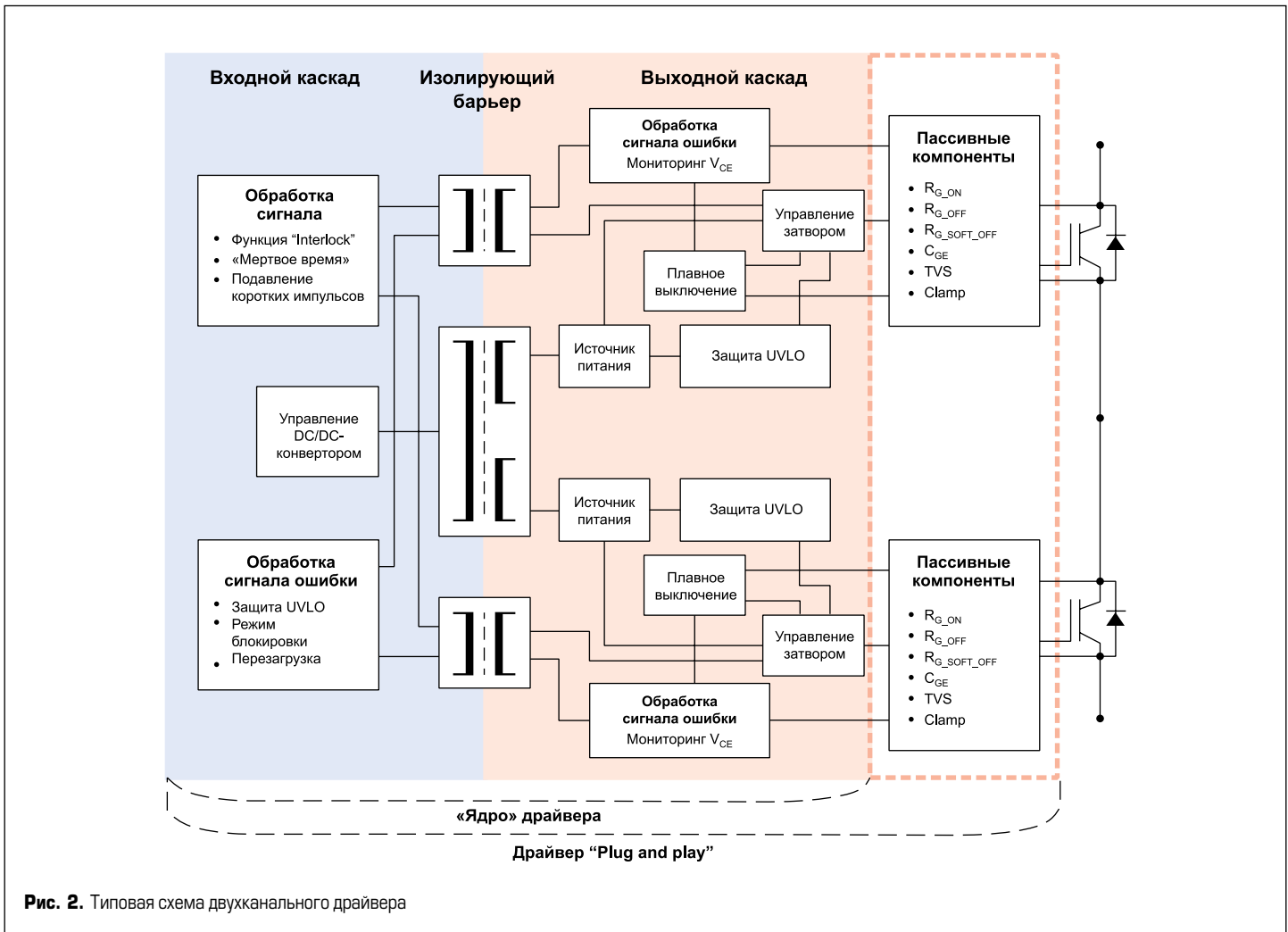


Рис. 2. Типовая схема двухканального драйвера

2. **Ядро (Driver Core):** в системах средней и высокой мощности ядро драйвера может обеспечить все необходимые функции управления, при этом оно естественно превышает вариант IC по габаритам. Гальваническая развязка реализуется с помощью оптрона или импульсных трансформаторов, определяющих необходимые рабочие напряжения и параметры изоляции. Ядро, как правило, представляет собой компактный узел, который подключается к силовому модулю через плату адаптера, содержащую сопротивление затвора и элементы настройки схемы защиты (рис. 1а).

3. **Драйвер plug-and-play:** для модулей в стандартных промышленных корпусах (например, EcoPo-Dual) выпускаются готовые платы (рис. 1б), обеспечивающие все функции управления и защиты. Как правило, на них предусмотрены контактные площадки для установки резисторов затвора, благодаря чему пользователь самостоятельно адаптирует устройство к конкретному IGBT-модулю. Такие драйверы устанавливаются на силовой ключ методом пайки или прессовой посадки.

Структура двухканального драйвера

На рис. 2 показана типовая блок-схема современного двухканального (полумостового) драйвера, важнейшей особенностью которого является потенциальное разделение первичного (низковольтного) и вторичного (высоко-

вольтного) каскадов. Сигналы с контроллера подаются на входной каскад, чья логическая схема обеспечивает подавление шумовых импульсов, формирование «мертвого времени» для исключения сквозного тока и соответствующую обработку импульсов управления, передаваемых через изолирующий барьер.

Для работы драйвера необходим изолированный источник питания, формирующий положительное и отрицательное напряжение включения и выключения силовых транзисторов. Вторичный каскад также должен обеспечивать функцию быстрой защиты (DSCP — Dynamic Short Circuit Protection), позволяющую оперативно блокировать модуль в случае перегрузки и формировать сигнал ошибки, передаваемый на вход устройства.

Кроме защиты от перегрузки по току, некоторые устройства управления затвором способны блокировать силовой ключ при перегреве и падении сигнала напряжения питания ниже установленного порога (функция UVLO — Under Voltage LockOut), они запрещают одновременное включение верхнего и нижнего плеча полумостового каскада (функция InterLock) и формируют «мертвое время» T_{dr} . К полезным функциям драйвера относится и возможность работы в трехуровневом режиме, наличие индикатора состояния и цепи активного ограничения (AC — Active Clamp). Многие из этих опций реализованы в платах управления, выпускаемых Firstack.

Рабочее напряжение

Большинство ядер и устройств plug-and-play классифицируется в соответствии с номинальным блокирующим напряжением силовых модулей, для управления которыми они предназначены (например, 1200 и 1700 В). Этот параметр, в свою очередь, определяет тестовое напряжение изоляции (V_{iso}), величина которого зависит от свойств изолирующего барьера между входными и выходными каскадами [4, 5].

Выходные характеристики

Несмотря на то что существует множество различных концепций управления изолированным затвором [2, 3], в выходных каскадах современных драйверов, как правило, используется однополярный или двуполярный источник напряжения. В этом случае к затвору прикладываются сигналы включения и выключения с фиксированным уровнем ($V_{G(on)}$, $V_{G(off)}$), а скорость нарастания тока регулируется выбором сопротивлений $R_{G(on)}/R_{G(off)}$ (рис. 3).

Уровни сигналов управления $V_{G(on)}$ и $V_{G(off)}$ стандартизованы для определенных технологий полупроводниковых приборов (MOSFET/IGBT), их выбор предусматривает компромисс между следующими факторами:

- стоимость/сложность схемы (биполярный или однополярный источник напряжения);
- скорость переключения;
- иммунитет к ложным срабатываниям;

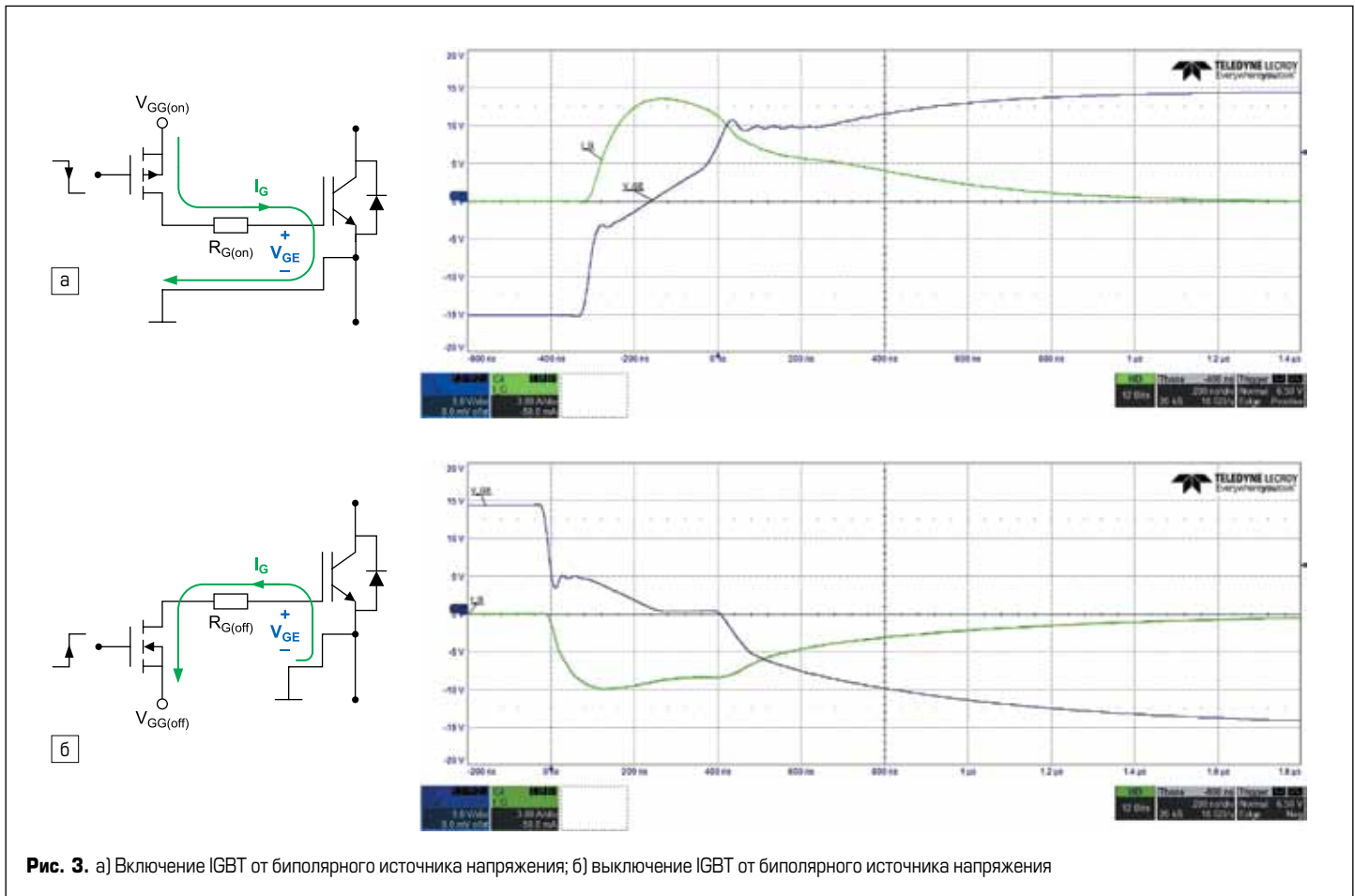


Рис. 3. а) Включение IGBT от биполярного источника напряжения; б) выключение IGBT от биполярного источника напряжения

- потери проводимости (минимизация $V_{CE(on)}$, $R_{DS(on)}$);
- деградация оксидного слоя затвора (ограничение максимального значения V_G).

Для включения/выключения мощных кремниевых IGBT обычно используются следующие значения: $V_{GE(on)} = +15$ В, $V_{GE(off)} =$ от -5 до -15 В. Маломощные транзисторы в большинстве случаев блокируются нулевым сигналом.

В отношении карбидокремниевых SiC MOSFET до сих пор не выработаны четкие рекомендации, однако для их включения следует использовать повышенные уровни напряжения (18–20 В) с целью снижения потерь проводимости. Рекомендуемое значение $V_{GE(off)} =$ от -3 до -5 В.

Величины $V_{GE(on)}$, $V_{GE(off)}$ также нужны для расчета мощности потерь схемы управления с учетом рабочей частоты и заряда затвора Q_G [3].

Характеристики цепи затвора

Силовые ключи с изолированным затвором (IGBT, MOSFET, SiC) имеют три основные паразитные емкости (C_{GB} , C_{CB} , C_{GC}). Их комбинации формируют общие малосигнальные параметры C_{ies} , C_{res} , C_{oes} , изменяющиеся в зависимости от напряжения V_{CE} (рис. 4).

Для нормирования характеристик драйвера наибольшее значение имеет емкость затвор-эмиттер C_{GE} и затвор-коллектор C_{GC} (емкость Миллера), поскольку они в первую очередь определяют требования к току и напряжению управления. Паразитные элементы IGBT

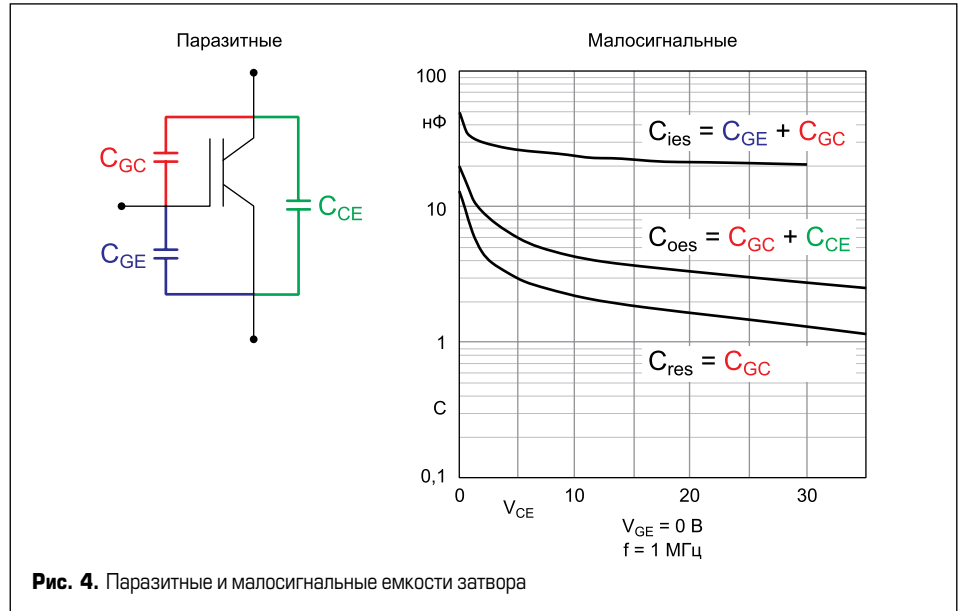


Рис. 4. Паразитные и малосигнальные емкости затвора

(рис. 4) оказывают влияние на его динамические свойства, однако при расчетах параметров схемы управления используется более информативный параметр — характеристика заряда затвора Q_G . Она приводится в спецификации силового модуля в виде графика, показывающего изменение напряжения V_G по мере накопления заряда (рис. 5а). Эффективный заряд затвора Q_G определяется в интервале от напряжения выключения $V_{GE(off)}$ до напряжения включения $V_{GE(on)}$.

Иногда диапазон графика Q_G может оказаться недостаточным с учетом реальных зна-

чений сигналов управления. В этом случае характеристику заряда затвора следует экстраполировать, как показано в правой части рис. 5. При известной величине Q_G средний ток затвора $I_{G(avg)}$ на частоте коммутации f_{sw} рассчитывается следующим образом:

$$I_{G(avg)} = f_{sw} \times Q_G \quad (1)$$

В спецификациях многоканальных драйверов указывают значение $I_{out(avg)}$ на один канал. Соответственно, расчетное значение максимального среднего тока затвора должно быть

меньше $I_{out(avg)}$ с учетом его температурной зависимости.

Аналогично вычисляется средняя мощность драйвера с учетом перепада напряжения управления:

$$P_{G(avg)} = I_{G(avg)}(V_{on} - V_{off}). \quad (2)$$

Пиковый выходной ток драйвера $I_{G(pk)}$, возникающий при включении или выключении, рассчитывается исходя из размаха управляющего напряжения и общего сопротивления в цепи затвора. На самом деле распределенная индуктивность, имеющаяся в этой цепи, ограничивает максимальную величину $I_{G(pk)}$, но, как правило, она неизвестна на начальных этапах проектирования, поэтому пиковый ток в наихудшем случае можно оценить как:

$$I_{G(pk)} = (V_{on} - V_{off}) / (R_G + R_E + R_{G(int)}), \quad (3)$$

где R_G — внешний резистор затвора; R_E — встроенный или внешний резистор эмиттера (если есть); $R_{G(int)}$ — встроенный резистор затвора (как правило, в мультичиповых модулях).

Расчетное значение $I_{G(pk)}$ должно быть меньше пикового выходного тока $I_{out(peak)}$ приводимого в спецификациях драйверов, что следует учитывать при выборе номинала R_G (3).

Цифровой принцип передачи данных [8]

В классических IGBT-драйверах, широко используемых в силовой электронике, через изолирующий барьер передаются фронты импульсов, формируемые аналоговыми резонансными цепями. Восстановление нормальной длительности ШИМ-сигнала производится с помощью триггера. Временные характеристики подобной схемы зависят от разброса номиналов аналоговых элементов, а также от их температурного и временного дрейфа.

В интеллектуальных драйверах Firstack применена цифровая схема передачи данных, принцип работы которой поясняется на рис. 6. В этом случае через изолятор (оптрон или трансформатор) идет высокочастотный поток нулей и единиц. Сигнал включения и выключения затвора формируется пачками импульсов, проходящих в разных направлениях. Использование дифференциального канала приема-передачи позволяет повысить помехозащищенность системы. Цифровая схема не подвержена старению, ее параметры не зависят от разброса, температурного и временного дрейфа номиналов элементов.

Задающий генератор на программируемой логической матрице (FPGA) формирует ВЧ-импульсы, поступающие на дифференциальный передатчик с буферным мостовым MOSFET-усилителем (рис. 6а). Поток данных передается на выходные каскады драйвера через импульсный трансформатор или скоростной оптрон, осуществляющий гальваническую развязку. Последовательность импульсов принимается дифференциальным приемником-компаратором и далее подается на формирователь сигналов управления затворами (рис. 6б), также реализованный на FPGA.

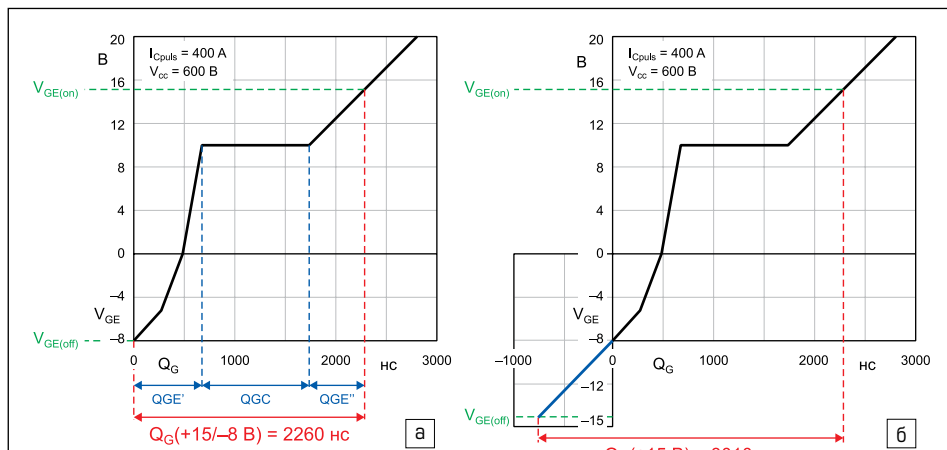


Рис. 5. а) Пример характеристики затвора в спецификации модуля IGBT; б) метод линейной экстраполяции

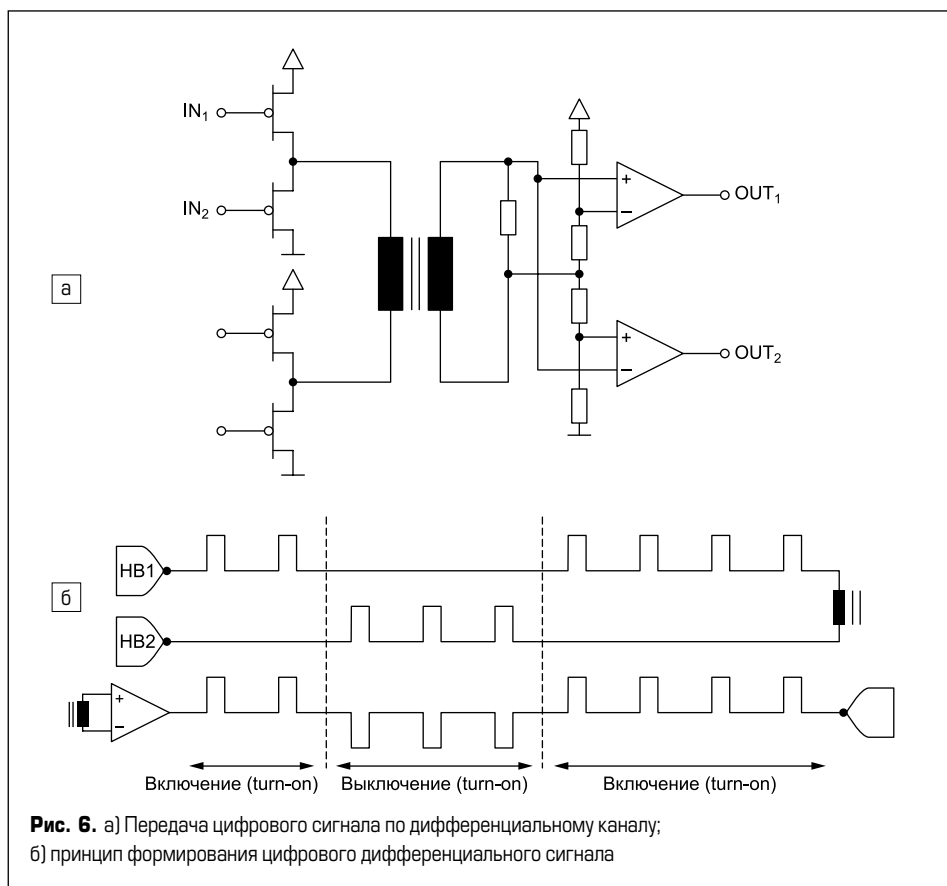


Рис. 6. а) Передача цифрового сигнала по дифференциальному каналу; б) принцип формирования цифрового дифференциального сигнала

Устройства управления затворами Firstack

Ядра драйверов

Физическая реализация узла управления затвором и способ его подключения во многом определяют надежность и характеристики преобразовательной системы. При использовании ядра пользователь несет ответственность за разработку переходной платы и выбор элементов, предназначенных для адаптации драйвера к конкретному модулю и условиям его применения. Пример такой конструкции приведен на рис. 1а), где четыре параллельных модуля IGBT в конструктиве Econo-Dual управляются от центрального ядра драйвера через адаптерную плату. На ней находятся резисторы затвора, элементы схемы защиты

и коннекторы для электрического соединения и механической фиксации.

Выпускаемые Firstack цифровые ядра драйверов (рис. 7) являются функциональными аналогами широко известных устройств управления затворами Power Integration, SEMKRON и ряда других [7].

Plug-and-play-драйверы

Выпускаемые Firstack драйверы plug-and-play (рис. 8) — это функциональные аналоги широко известных устройств управления затворами Power Integration, SEMIKRON и ряда других.

В отличие от ядер, требующих изготовления адаптерной платы, драйверы класса plug-and-play устанавливаются непосредственно на силовой модуль, как показано на рис. 8.

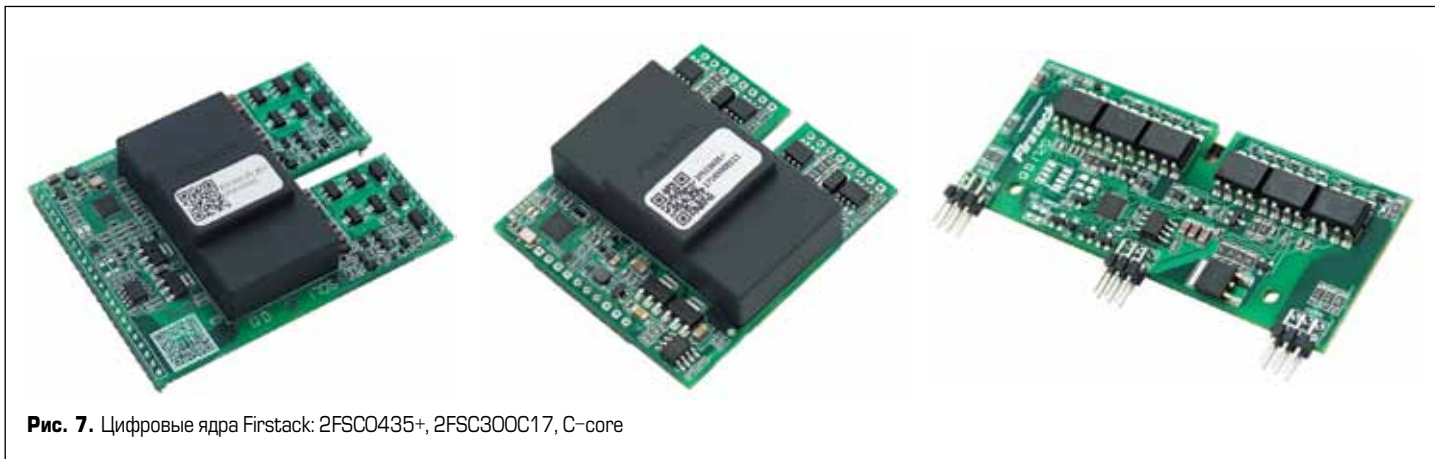


Рис. 7. Цифровые ядра Firststack: 2FSC0435+, 2FSC300C17, C-core

Таблица 1. Основные характеристики «ядер» драйверов Firststack

Тип ядра	P_{out} , Вт	I_{peak} , А	$V_{G(on)}/V_{G(off)}$, В	T_{dt} , мкс	V_{iso} , кВ(rms)	Защита, сервисные функции
2FSC300C17+	5	±30	+15/-8	3,6	5	DSCP ¹ , UVLO ² , SSD ³ , AAC ⁴ , InterLock ⁵ , индикатор состояния ⁶ , 3L ⁷
2FSC0435	5,5	±35	+15/-7,8	—	5	DSCP ¹ , UVLO ² , SSD ³ , AAC ⁴ , индикатор состояния ⁶ , 3L ⁷
C-Core	4	±20	+15/-8	—	2,5	DSCP ¹ , UVLO ²

Таблица 2. Основные характеристики plug-and-play драйверов Firststack

Тип драйвера/тип IGBT	P_{out} , Вт	I_{peak} , А	$V_{G(on)}/V_{G(off)}$, В	T_{dt} , мкс	V_{iso} , кВ(rms)	Защита, сервисные функции
ED-0215/Econo-Dual 1200V	2	±15	+15/-8	—	3,7	DSCP ¹ , UVLO ² , SSD ³ , InterLock ⁵
2SFD0115 B12/Econo-Dual 1200V	2	±20	+15,5/-8,5	3	3,8	DSCP ¹ , UVLO ² , SSD ³ , InterLock ⁵
2SFD0115 T17/Econo-Dual 1700V	2	±20	+15,5/-8,5	3	3,8	DSCP ¹ , UVLO ² , SSD ³ , InterLock ⁵ , 3L ⁷
PM0538/Prime-PACK	5	±30	+15/-15	3	5	DSCP ¹ , UVLO ² , SSD ³ , InterLock ⁵ , 3L ⁷
1FSD08110/ИМ 3,3 кV	8	±30	+15/-10	—	8	DSCP ¹ , UVLO ² , SSD ³ , AAC ⁴ , 3L ⁷
HV1027P/ИМ 4,5 кV	10	±30	+15/-10	—	8	DSCP ¹ , UVLO ² , SSD ³ , AAC ⁴ , 3L ⁷

Примечания к таблицам 1, 2.

- DSCP (Dynamic Short Circuit Protection) — динамическая защита от короткого замыкания. Состояние КЗ определяется по выходу IGBT из насыщения (DESAT).
- UVLO (Under Voltage LockOut) — защита от падения сигнального напряжения.
- SSD (Soft Shut-Down) — режим плавного отключения КЗ.
- AAC (Advanced Active Clamp) — усовершенствованный режим активного ограничения. Кроме цепочки диодов-супрессоров, подключаемых между коллектором и затвором IGBT (устанавливаются на плате адаптера), предусматривает обратную связь, снижающую напряжение на затворе и прекращающую коммутацию при превышении заданного порога. Подробно режим AAC описан в спецификациях драйверов.
- InterLock — запрет одновременного открывания транзисторов полумоста, отключается в режиме «прямого» управления.
- Светодиодный индикатор статуса драйвера.
- 3L — возможность работы в трехуровневом режиме. Драйвер формирует безопасный алгоритм блокировки IGBT в аварийных режимах. Функция многоуровневого отключения предотвращает возникновение опасных перенапряжений.

Это позволяет минимизировать распределенную индуктивность цепи управления, упростить конструкцию изделия и процесс его сборки. Недостатком такого решения (в отличие от универсальных ядер) является необходимость разработки плат для каждого конструктива модуля.

Некоторые компании идут еще дальше, например, Infineon и SEMIKRON предлагают отдельное исполнение драйвера для разных классов тока и напряжения IGBT в корпусе Econo-Dual. Это, конечно, очень удобно для заказчика, но создает большие проблемы производителю, кроме того, такие платы затруднительно использовать с модулями других фирм. В отличие от этого, на универсальных plug-and-play-драйверах обычно не устанавливаются резисторы затвора, чтобы пользователь мог сам адаптировать устройство управления к конкретному силовому ключу. Именно таким путем пошел Firststack — на производимых этой компанией платах предусмотрены монтажные площадки для установки элементов цепи затвора (R_G , C_{GE}).

Драйверы Firststack выполняют все базовые защитные и сервисные функции, перечисленные в табл. 1 и 2. Однако о методике детектирования перегрузки по току по скорости его изменения, реализованной в ряде схем (в частности, HV1027P), следует рассказать более подробно. Принцип работы защиты по di/dt основан на измерении перепада напряжения между силовым (PE — Power Emitter) и сигнальным выводом эмиттера (AE — Auxiliary Emitter), как показано на рис. 9. Разница этих сигналов в момент коммутации пропорциональна индуктивности вывода эмиттера



Рис. 8. Драйверы Firststack plug-and-play: 2SFD0115, HV1027P, PM0538

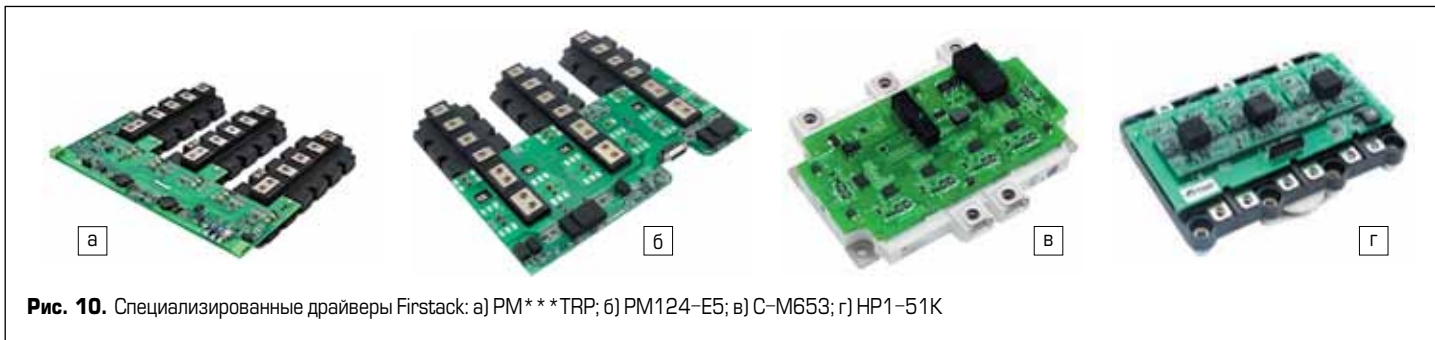


Рис. 10. Специализированные драйверы Firststack: а) PM***TRP; б) PM124-E5; в) C-M653; г) HP1-51K

L_{PE} и скорости изменения тока коллектора $dV = L_{PE} \times dI_C / dt$.

При нормальной работе IGBT скорость коммутации обычно составляет десятки А/мкс, но в состоянии КЗ величина di/dt возрастает в сотни раз и достигает тысяч ампер в микро-секунду. Поскольку градиент dV напрямую отслеживает скорость изменения тока, отпадает необходимость во времени блокировки T_{bl} (Blank Time), обязательном при мониторинге напряжения насыщения $V_{CE(sat)}$ (защита DESAT).

Способ детектирования перегрузки по di/dt обеспечивает быстрый отклик и лучшее соотношение сигнал/шум, что дает ему очевидные преимущества, особенно в многоуровневых приложениях.

Специализированные драйверы Firststack

На рис. 10 показаны экзотические исполнения устройств управления затворами, разработанные по техническим заданиям. Например, плата PM***TRP (рис. 10а) предназначена для управления двумя или тремя параллельными модулями Prime-PACK.

Использование технологии Firststack Driver Hub в сочетании с цифровым способом передачи данных позволяет обеспечить хороший баланс токов в параллельных цепях (в предельных режимах они отличаются не более чем на 3%). Практика показывает, что наращивание мощности за счет параллельного соединения стандартных силовых модулей во многих случаях дает наилучший резуль-

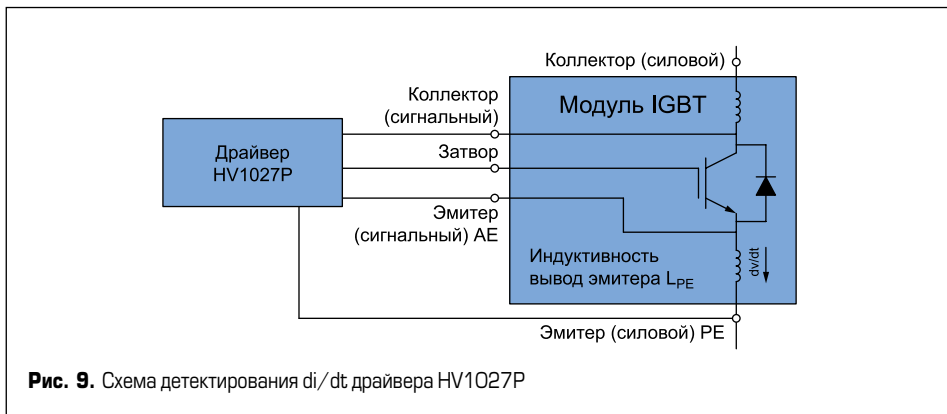


Рис. 9. Схема детектирования di/dt драйвера HV1027P

тат как с точки зрения тепловых режимов, так и по стоимости решения. Такой вариант реализации инвертора оптимален в наиболее сложных и ответственных приложениях, как тяговый привод или система передачи постоянного тока высокого напряжения (HVDC).

Плата PM124-E5 представляет собой устройство класса plug-and-play для фотоэлектрического трехуровневого преобразователя (NPC) с напряжением на DC-шине до 1500 В. Схема подключения PM124-E5 к силовому каскаду NPC инвертора показана на рис. 11, а практическая реализация с модулями Prime-PACK (например, FF1800R12IE5) — на рис. 10б.

Драйвер имеет встроенную интеллектуальную систему управления неисправностями (IFMS), формирующую безопасную последовательность блокирования силовых ключей в аварийных режимах, а также их многоуров-

невое (иерархическое) отключение (MLTO) для подавления скачков напряжения, возникающих в длинных контурах коммутации. Подобные алгоритмы управления значительно повышают надежность трехуровневой NPC-системы и делают ее сравнимой с показателями стандартного двухуровневого инвертора.

На рис. 10в,г представлены драйверы plug-and-play, предназначенные для управления трехфазными транспортными модулями в корпусах HP1 и Econo (SKiM).

Заключение

Разработка устройств управления изолированными затворами — сложная и ответственная задача, которая во многом упрощается благодаря наличию специализированных интегральных схем и ядер драйверов, обеспечивающих все необходимые функции. Использование ядер позволяет разработчику сосредоточиться на выборе модулей, тепловом расчете и проектировании силового каскада. В статье рассмотрены основные особенности устройств управления, даны рекомендации по их применению, приведены характеристики компонентов, выпускаемых компанией Firststack.

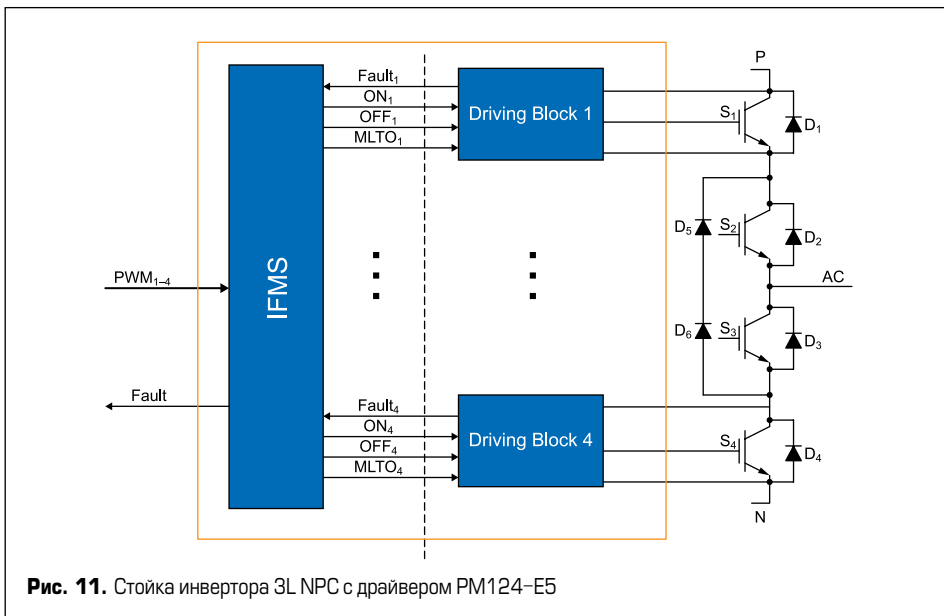


Рис. 11. Стойка инвертора 3L NPC с драйвером PM124-E5



Рис. 12. Многофункциональный цифровой генератор Firststack для проведения двухимпульсного теста

Специалисты понимают, что даже драйвер plug-and-play невозможно идеально настроить для всех возможных режимов работы конкретного изделия — это сложный и кропотливый процесс. Поиск оптимальных величин резисторов затвора, элементов схемы защиты и т. д. ведется в ходе тщательных лабораторных испытаний, наиболее информативным из которых является так называемый двухимпульсный тест (Double-pulse test) [4]. Прибор для проведения таких исследований, показанный на рис. 12, также производится компанией Firststack.

Продолжение следует.

Литература

1. Колпаков А., Новоторженцев Д. Российская силовая электроника: разворот на Восток. Часть 2. Novosense // Силовая электроника. 2023. № 2.
2. Хофштоттер Н. Параллельная работа IGBT при различных методах управления затворами // Силовая электроника. 2017. № 3.
3. Хермвиль М., Колпаков А. Управление изолированным затвором // Электронные компоненты. 2008. № 6, 8.
4. Weiss R. High voltage testing, AN 16-002, Rev. 02. SEMIKRON International GmbH, 2019.
5. Weiss R. Coordination of insulation. AN 1405, Rev. 03. SEMIKRON International GmbH, 2017.
6. Крапп Й. Защитные функции современных драйверов IGBT // Силовая электроника. 2010. № 5.
7. Крапп Й., Колпаков А. SKYPER 42 — развитие концепции ядра // Силовая электроника. 2011. № 1.
8. Колпаков А. Цифровые драйверы и адаптеры нового поколения // Силовая электроника 2020. № 2.